

Рассмотрен

цикловой комиссией по общепрофессиональным дисциплинам и профессиональным модулям отделения «Электрификация и автоматизация сельского хозяйства»

Согласовано

зам. директора по ОМР

 Е. А. Ткаченко
«30» августа 2017 г.

Протокол № 1 от «30» августа 2017 г.

Председатель комиссии:

 Т. В. Невзорова

ПРАКТИЧЕСКИЕ (ЛАБОРАТОРНЫЕ РАБОТЫ)

ОП.03.Архитектура аппаратных средств
Специальность 09.02.02. Компьютерные сети

Грязовец
2017 г.

Лабораторная работа №1

Логические операции, преобразование логических формул.

1. Цель работы:

1. Изучить основные логические операции
2. Научиться определять значение логической формулы
3. Освоить правила упрощения логических формул
4. Научиться строить комбинационные схемы в программе MicroCap

3. Теоретические сведения

1. 4.1 Логические операции

Отрицанием x называется новое высказывание, которое является истинным, если высказывание x ложно, и ложным, если высказывание x истинно.

Отрицание высказывания x обозначается $\bar{x}$ и читается «не x » или «неверно, что x ». Логические значения высказывания можно описать с помощью таблицы:

x	
1	0
0	1

Конъюнкцией двух высказываний x , y называется новое высказывание, которое считается истинным, если оба высказывания x , y истинны, и ложным, если хотя бы одно из них ложно (т.е. в остальных случаях).

x	y	$x \wedge y$
1	1	1
1	0	0
0	1	0
0	0	0

Конъюнкция высказываний x , y обозначается символом $x \& y$ или $x \cdot y$ ($x \wedge y$), читается « x и y ». Высказывания x , y называются членами конъюнкции.

Все возможные логические значения конъюнкции двух высказываний x и y описываются следующей таблицей истинности.

Дизъюнкцией двух высказываний x , y называется новое высказывание, которое считается истинным, если хотя бы одно из высказываний x , y истинно, и ложным, если они оба ложны.

Дизъюнкция высказываний x, y обозначается символом $x \vee y$, читается « x или y ». Высказывания x, y называются членами дизъюнкции. Все возможные логические значения дизъюнкции двух высказываний x и y описываются следующей таблицей истинности:

x	y	$x \vee y$
1	1	1
1	0	1
0	1	1
0	0	0

Импликацией двух высказываний x, y называется новое высказывание, которое считается ложным, если x истинно, а y – ложно, и истинным во всех остальных случаях.

Импликация высказываний x, y обозначается символом $x \rightarrow y$ (или $x \Rightarrow y$), читается “если x , то y ” или “из x следует y ”. Высказывание x называют условием или посылкой, высказывание y – следствием или заключением высказывание $x \rightarrow y$ – следованием или импликацией.

Логические значения операции импликации описываются следующей таблицей истинности:

x	y	$x \rightarrow y$
1	1	1
1	0	0
0	1	1
0	0	1

Эквивалентией (или эквивалентностью) двух высказываний x, y называется новое высказывание, которое считается истинным, когда оба высказывания x, y либо одновременно истинны, либо одновременно ложны. И ложным во всех остальных случаях.

Эквиваленция высказываний x, y обозначается символом $x \leftrightarrow y$ (или $\Leftrightarrow$, реже $\sim$), читается “для того, чтобы x , необходимо и достаточно, чтобы y ”, или “ x тогда и только тогда, когда y ”. Высказывания x, y называются членами эквиваленции. Логические значения операции эквиваленции описываются следующей таблицей истинности:

x	y	$x \leftrightarrow y$
1	1	1
1	0	0
0	1	0
0	0	1

Существуют операции, с помощью которых может быть выражена любая из пяти логических операций. Такой операцией является, например, операция “Штрих Шеффера”. Эта операция обозначается символом $X | Y$ и определяется следующей таблицей истинности:

x	y	$x y$
1	1	0
1	0	1
0	1	1
0	0	1

2. Формулы алгебры логики. Вычисление их значений.

С помощью логических операций над булевыми переменными можно строить различные сложные выражения. При этом порядок выполнения операций указывается скобками.

Всякое сложное выражение, которое может быть получено из булевых переменных посредством применения логических операций отрицания, конъюнкции, дизъюнкции, импликации и эквиваленции, называется формулой алгебры логики.

Логическое значение формулы алгебры логики полностью определяется логическими значениями входящих в неё булевых переменных.

Как и в случае с логическими операциями все возможные логические значения формулы, в зависимости от значений входящих в неё булевых переменных, могут быть описаны полностью с помощью таблицы истинности.

Например, для формулы $\bar{x} \vee y \rightarrow x \wedge \bar{y}$ таблица истинности имеет вид:

		$\bar{x}$	$\bar{y}$	$\bar{x} \vee y$	$x \wedge \bar{y}$	
1	1	0	0	1	0	0
1	0	0	1	0	1	1
0	1	1	0	1	0	0
0	0	1	1	1	0	0

Легко видеть, что если формула содержит n элементарных высказываний, то она принимает 2^n значений, состоящих из нулей и единиц, или, что то же, таблица содержит 2^n строк.

3. Свойства законов и правила алгебры логики

4. Свойства операций конъюнкции, дизъюнкции и отрицания

Алгебра Буля, основана на логических операциях конъюнкции, дизъюнкции и отрицания, базируется на следующих основных законах:

- переместительный (свойство коммутативности);
- сочетательный (свойство ассоциативности);
- распределительный (свойство дистрибутивности);

-идемпотенции (свойство сохранять степень и постоянство коэффициента);

-инверсии (правило де Моргана).

В таблице 4.1 приведена интерпретация свойств этих законов для операций конъюнкции, дизъюнкции и отрицания относительно некоторых переменных. Следствие 5а получено из 5 путем общего отрицания левой и правой части равенства.

Таблица 4.1-Свойства основных законов

№	Закон	Логич. сложение	Логич. умножение
1	коммутативность	$X_1 + X_2 = X_2 + X_1$	$X_1 X_2 = X_2 X_1$
2	ассоциативность	$(X_1 + X_2) + X_3 = X_1 + (X_2 + X_3)$	$(X_1 X_2) X_3 = X_1 (X_2 X_3)$
3	дистрибутивность	$(X_1 + X_2) X_3 = X_1 X_3 + X_2 X_3$	$X_1 X_2 + X_3 = (X_1 + X_3)(X_2 + X_3)$
4	идемпотентность	$X + X = X$	$X X = X$
5	Моргана	$\overline{X_1 + X_2 + \dots + X_n} = \overline{X_1} \overline{X_2} \dots \overline{X_n}$	$\overline{X_1 X_2 \dots X_n} = \overline{X_1} + \overline{X_2} + \dots + \overline{X_n}$
5а	Следствие	$X_1 + X_2 + \dots + X_n = \overline{\overline{X_1} \overline{X_2} \dots \overline{X_n}}$	$X_1 X_2 \dots X_n = \overline{\overline{X_1} + \overline{X_2} + \dots + \overline{X_n}}$

Доказать эти соотношения возможно, например, посредством составления таблиц истинности для правой и левой части уравнений.

Таблица 4.2-Правила преобразований ЛФ

№	Правило	Дизъюнкция	Конъюнкция
1	Инверсия	$0 = \overline{1}$	$1 = \overline{0}$
2	Неизменности	$x + 0 = x$	$x \cdot 1 = x$
3	Унив. нул. множ.	$x + 1 = 1$	$x \cdot 0 = 0$
4	Повторения	$x + x = x$	$x \cdot x = x$
5	Дополнительн.	$x + \overline{x} = 1$	$x \cdot \overline{x} = 0$
6	Поглощения	$x + xy = x$	$x(x + y) = x$
7	Двойного отриц.	$\overline{\overline{x}} = x$	
8	Склеивания	$xy + x \overline{y} = x$	$(x + y)(x + \overline{y}) = x$
9		$x + y = x + yz$	$(x + y)(x + z) = x + yz$
10		$x + xy = x + y$	$x(x + y) = xy$
11			$(x + y)y = y$

Таблица 4.3- Свойства суммы по модулю 2

Переместительный	$x \oplus y = y \oplus x$
Сочетательный	$x (y \oplus z) = (x \oplus y) \oplus z$
Распределительный относит. конъюн.	$x \& (y \oplus z) = (x \& y) \oplus (x \& z)$

Таблица 4.4-Правила суммы по модулю 2

- 1 $x \oplus x = 0$
- 2 $x \oplus 0 = x$
- 3 $x \oplus 1 = \bar{x}$
- 4 $x \oplus \bar{x} = 1$
- 5 $x \oplus y = x \oplus y \oplus xy$

Таблица 4.5-Импликация

- | | |
|-------------------------------------|---|
| 1 $x \rightarrow x = 1$ | 6 $1 \rightarrow x = x$ |
| 2 $x \rightarrow \bar{x} = \bar{x}$ | 7 $x \rightarrow y = \bar{x} \rightarrow y$ |
| 3 $x \rightarrow 1 = 1$ | 8 $x \rightarrow y \rightarrow x = x$ |
| 4 $x \rightarrow 0 = \bar{x}$ | 9 $xy = \overline{x \rightarrow y}$ |
| 5 $0 \rightarrow x = 1$ | 10 $x + y = \bar{x} \rightarrow y$ |

Таблица 4.6-Правила ЛФ штрих Шеффера и стрелка Пирса

№ n/n	Шеффера "НЕ-И"	Пирса "НЕ-ИЛИ"
1	$x / x = \bar{x}$	$x \downarrow x = \bar{x}$
2	$x / 1 = \bar{x}$	$x \downarrow 0 = \bar{x}$
3	$x / 0 = 1$	$x \downarrow 1 = \bar{x}$
4	$x / \bar{x} = 1$	$x \downarrow \bar{x} = 0$
5	$\bar{x} / 0 = 1$	$\bar{x} \downarrow 0 = x$
6	$\bar{x} / 1 = x$	$\bar{x} \downarrow 1 = 0$
7	$x/y = \overline{x \cdot y} = x \downarrow y$	$x \downarrow y = \overline{x + y} = \bar{x} \downarrow \bar{y}$
8	$xy = \overline{\overline{x \cdot y}} = x/y/x/y$	$xy = (x \downarrow x) \downarrow (y \downarrow y) = \bar{x} \downarrow \bar{y}$
9	$x+y = \overline{\overline{x + y}} = \overline{\overline{x} \cdot \overline{y}} = \bar{x} \downarrow \bar{y}$	$x+y = (x \downarrow y) \downarrow (x \downarrow y)$

$$10 \quad x / y = \overline{\overline{x} \downarrow \overline{y}} = \downarrow$$

$$11 \quad x \downarrow y = \overline{\overline{x} / \overline{y}} \quad \overline{\overline{x} \downarrow \overline{y}} = /$$

В силу отсутствия сочетательного закона раскрытие скобок для функций Шеффера и Пирса выполняются по следующим правилам:

$$(x / y) / (x / z) = \overline{\overline{x} / (\overline{y} / \overline{z})} = \downarrow (y \downarrow z);$$

$$(x \downarrow y) \downarrow (x \downarrow z) = \overline{\overline{x} \downarrow (\overline{y} \downarrow \overline{z})} = / (y / z);$$

$$(x / y) \downarrow (x / z) = \overline{\overline{x} / (\overline{y} \downarrow \overline{z})} = \downarrow (y / z);$$

$$(x \downarrow y) / (x \downarrow z) = \overline{\overline{x} \downarrow (\overline{y} / \overline{z})} = / (y \downarrow z);$$

$$(x / y) \downarrow (z / k) = \downarrow \overline{\overline{y} \downarrow \overline{z} \downarrow \overline{k}};$$

$$(x \downarrow y) / (z \downarrow k) = / \overline{\overline{y} / \overline{z} / \overline{k}}.$$

Используя равносильности, можно часть формулы или всю формулу заменить равносильной ей формулой. Такие преобразования формул называются равносильными. (Аналог тождественным преобразованиям в арифметике, алгебре и тригонометрии).

Равносильные преобразования используются для доказательства равносильностей, для приведения формул к заданному виду, для упрощения формул.

Формула А считается проще равносильной ей формулы В, если она содержит меньше букв, меньше логических операций. При этом обычно операции эквивалентность и импликация заменяются операциями дизъюнкция и конъюнкция, а отрицание относят к элементарным высказываниям.

4.4 Функции алгебры логики.

Как уже отмечалось, значение формулы алгебры логики полностью зависит от значений входящих в эту формулу высказываний. Поэтому формула алгебры логики является функцией входящих в нее элементарных высказываний.

Функцией алгебры логики n переменных (или функций Буля) называется функция n переменных, где каждая переменная принимает два значения: 0 и 1, и при этом функция может принимать только одно из двух значений: 0 или 1.

Число различных функций алгебры логики n переменных равно 2^{2^n} .

В частности, различных функций одной переменной четыре, а различных функций двух переменных шестнадцать. Выпишем все функции алгебры логики одной и двух переменных.

Таблица истинности для всевозможных функций двух переменных имеет вид: $f_i = f_i(x, y), i = \overline{1, 16}$.

x	y	f_1	f_2	f_3	f_4	f_5	f_6	f_7	f_8	f_9	f_{10}	f_{11}	f_{12}	f_{13}	f_{14}	f_{15}	f_{16}
1	1	1	1	1	1	0	1	1	0	0	0	1	0	0	0	1	0
1	0	1	1	1	0	1	1	0	0	1	1	0	0	0	1	0	0
0	1	1	1	0	1	1	0	0	1	1	0	1	0	1	0	0	0
0	0	1	0	1	1	1	0	1	1	0	1	0	1	0	0	0	0

Из рассмотрения значений этих функций ясно, что их аналитические выражения могут быть записаны следующим образом:

$$f_1 \equiv 1, f_5 \equiv \overline{x \wedge y}, f_9 \equiv \overline{x \leftrightarrow y}, f_{13} \equiv \overline{y \rightarrow x},$$

$$f_2 \equiv x \vee y, f_6 \equiv x, f_{10} \equiv \overline{y}, f_{14} \equiv \overline{x \rightarrow y},$$

$$f_3 \equiv y \rightarrow x, f_7 \equiv x \leftrightarrow y, f_{11} \equiv y, f_{15} \equiv x \wedge y,$$

$$f_4 \equiv x \rightarrow y, f_8 \equiv \overline{x}, f_{12} \equiv \overline{x \vee y}, f_{16} \equiv 0.$$

4. Задание.

Для заданной логической функции:

1. построить таблицу истинности;
2. упростить, используя основные законы и правила преобразования и для упрощенной формулы построить таблицу истинности;
3. построить комбинационную схему, соответствующую исходной логической функции и провести ее анализ в MicroCap;
4. построить комбинационную схему, соответствующую преобразованной логической функции и провести ее анализ в MicroCap.

Индивидуальные задания:

$$\vee^- \rightarrow \neg \oplus^-$$

1. $(xy)(zx)$;

$$\overline{\vee^-} \rightarrow \oplus^-$$

2. $(x y)(z x)$;

$$\neg \vee^- \rightarrow \overline{\oplus}$$

3. $(x y)(z x)$;

$$\vee^- \rightarrow \overline{\leftrightarrow^-}$$

4. $(x y)(z x)$;

$$\overline{\vee^- \rightarrow \leftrightarrow^-}$$

5. $(x y)(z x)$;

$$\overline{\neg \oplus \rightarrow \neg}$$

6. $(x | y)(z x)$;

$$\overline{\rightarrow \leftrightarrow}$$

7. $(z x)(y | x)$;

$$\neg \oplus \neg \rightarrow$$

8. $(x | y)(z x)$;

$$\neg \rightarrow \leftrightarrow \neg$$

9. $(z x)(x | y)$;

$$\rightarrow \oplus \neg$$

10. $(z x)(x | y)$;

$$\downarrow \rightarrow \oplus$$

11. $((x y) z) y$;

$$\overline{\leftrightarrow^- \rightarrow \neg}$$

12. $((x y) z) | y$;

$$\overline{\vee^-} \rightarrow \neg \leftrightarrow$$

13. $(x y)(z x)$;

$$\overline{\downarrow \rightarrow \leftrightarrow} \quad 14. ((x \vee y) \wedge z) \vee y;$$

$$\overline{\downarrow} \rightarrow \leftrightarrow \quad 15. (x \vee y) \wedge (z \vee y);$$

$$\overline{\leftrightarrow} \rightarrow \oplus \quad 16. ((x \vee y) \mid z) \vee y;$$

$$\overline{\vee} \rightarrow \overline{\leftrightarrow} \quad 17. (x \vee y) \wedge (z \wedge x);$$

$$\overline{\downarrow} \rightarrow \leftrightarrow \quad 18. ((x \vee y) \wedge z) \wedge x;$$

$$\overline{\oplus} \rightarrow \quad 19. (x \mid y) \wedge (z \vee y);$$

$$\overline{\vee} \rightarrow \overline{\leftrightarrow} \quad 20. (x \vee y) \wedge (z \vee y);$$

$$\overline{\downarrow} \rightarrow \overline{\oplus} \quad 21. ((x \vee y) \wedge z) \vee y;$$

$$\overline{\downarrow} \rightarrow \overline{\leftrightarrow} \quad 22. ((x \vee y) \wedge z) \vee y;$$

$$\overline{\downarrow} \rightarrow \overline{\leftrightarrow} \quad 23. ((x \vee y) \wedge z) \vee y;$$

$$\overline{\downarrow} \rightarrow \overline{\oplus} \quad 24. ((x \vee y) \wedge z) \vee y;$$

$$\overline{\rightarrow} \oplus \quad 25. ((x \mid y) \wedge z) \vee y;$$

Лабораторная работа №2.

Тема: Работа и особенности логических элементов и схем ЭВМ

Цель: теоретическое изучение логических элементов, реализующих элементарные функции алгебры логики (ФАЛ).

Задачи:

1. Изучить логические элементы, реализующие элементарные функции алгебры логики (ФАЛ).
2. Выполнить задания по теме (решение задач).
3. Оформить отчет по лабораторной работе и представить преподавателю.

Краткая теория по теме:

Логическое выражение состоит из логических операндов, соединенных с помощью логических операций. В качестве логических операндов могут выступать логические константы, переменные, а также отношения (сравнения) между двумя величинами. Логические выражения могут принимать одно из двух значений: ИСТИНА (TRUE или 1), ЛОЖЬ (FALSE или 0).

Существует несколько логических операций, все возможные значения которых описывают обычно с помощью таблиц истинности (это возможно по той причине, что все сочетания значений логических операндов очень легко перечислить) (табл. 4.1).

Приоритет операций при вычислении значения логического выражения следующий (в порядке понижения):

- 1) отрицание (NOT, НЕ);

2) конъюнкция (AND, И);

3) дизъюнкция и исключающее ИЛИ (OR, ИЛИ, XOR, ИСКЛЮЧАЮЩЕЕ ИЛИ);

4) операции отношения (равно, не равно, больше, меньше, больше или равно).

Если существует необходимость изменения порядка вычисления значения выражения, надо использовать круглые скобки. Чаще всего это применяется к операциям отношения, поскольку они имеют самый низкий приоритет, а их чаще всего необходимо вычислить в первую очередь.

Например, вычислим значение выражения $(a \leq b) \text{ OR } (c \neq b)$ при $a=2, b=3, c=3$:

1) $2 \leq 3 \rightarrow \text{TRUE}$;

2) $3 \neq 3 \rightarrow \text{FALSE}$;

3) $\text{TRUE OR FALSE} \rightarrow \text{TRUE}$.

Логические элементы

При всей сложности устройства электронных блоков современных ЭВМ выполняемые ими действия осуществляются с помощью комбинаций относительно не большого числа типовых логических узлов.

Основные из них:

- регистры;
- комбинационные преобразователи кодов (шифратор, дешифратор, мультиплексор и др.);
- счетчики (кольцевой, синхронный, асинхронный и др.);
- арифметико-логические узлы (сумматор, узел сравнения и др.).

Из этих узлов строятся интегральные микросхемы очень высокого уровня интеграции: микропроцессоры, модули ОЗУ, контроллеры внешних устройств и т.д.

Сами указанные узлы собираются из основных базовых логических элементов как простейших, реализующих логические функции И, ИЛИ, НЕ, И—НЕ, ИЛИ—НЕ и им подобных (элементы комбинационной логики, для которых значение функции на выходе однозначно определяется комбинацией входных переменных в данный момент времени), так и более сложных, таких как триггеры (элементы последовательностной логики, для которых значение функции зависит не только от текущих значений переменных на входе, но и от их предшествующих значений).

Условные обозначения основных элементов комбинационной логики приведены на рис. 8.1, соответствующие значения переменных («таблицы истинности») в табл. 8.1. Отметим, что *кружочек на схеме на выходе из логического элемента* означает, что элемент производит *логическое отрицание* результата операции, указанной внутри прямоугольника.

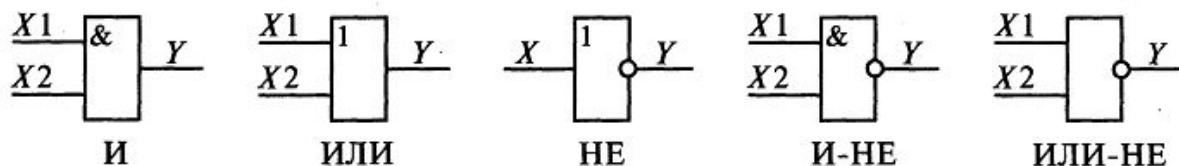


Рис.8.1.Основные элементы комбинационной логики.

Таблица 8.1. истинности логических операций

$X1$	$X2$	$X1 \wedge X2$ (И)	$X1 \vee X2$ (ИЛИ)	$\overline{X1 \wedge X2}$ (И-НЕ)	$\overline{X1 \vee X2}$ (ИЛИ-НЕ)
0	0	0	0	1	1
0	1	0	1	1	0
1	0	0	1	1	0
1	1	1	1	0	0

Задание 1. Найти значение приведенных ниже выражений;

1) $x > y$ при а) $x = 2, y = 2$;

б) $x = 2, y = -8$;

2) $A \text{ OR } B \text{ AND NOT } C$ при $A = \text{False}, B = \text{True}, C = \text{False}$;

3) $\text{NOT}(A < B)$ при а) $A = 7, B = 9$;

б) $A = 0, B = 2$;

4) $(x < y) \text{ OR } (x = z)$ при а) $x = 0, y = 0, z = 0$;

б) $x = 0, y = -8, z = 0$;

5) $(a \leq z) \text{ AND } (z > 2) \text{ AND } (a \neq 5)$ при а) $a = 2, z = 4$;

б) $a = -5, z = 0$;

6) $A \leq B$ при а) $A = 2, B = 2$;

б) $A = 2, B = -8$;

7) $A \text{ AND } B \text{ OR NOT } C$ при $A = \text{False}, B = \text{True}, C = \text{False}$;

8) $\text{NOT}(x \geq y)$ при а) $x = 7, y = 9$;

б) $x = 0, y = 2$;

9) $(x < y) \text{ AND } (x = z)$ при а) $x = 0, y = 0, z = 0$;

б) $x = 0, y = -8, z = 0$;

10) $(a \leq z) \text{ OR } (z > 2) \text{ OR } (a \neq 5)$ при а) $a = 5, z = -4$;

б) $a = -5, z = 0$;

Задание 2. По заданной логической схеме (рис.4.2) составить логическое выражение и выполнить для него таблицу истинности.

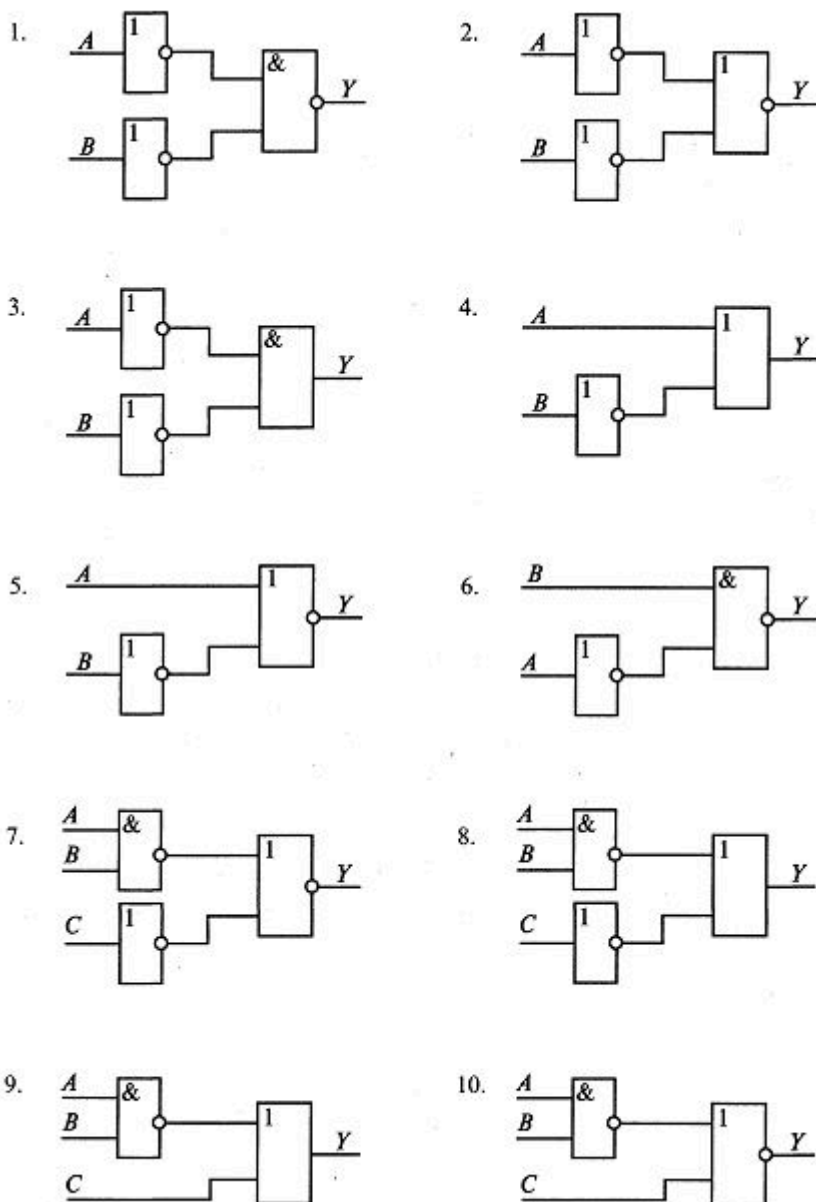


Рис. 8.2. Логические схемы

Задание 3. По заданному логическому выражению составить логическую схему и построить таблицу истинности:

1. $A \text{ AND } B \text{ OR NOT } C$. 2. $A \text{ AND NOT } B \text{ OR } C$;

3. $\text{NOT } (A \text{ AND NOT } B) \text{ OR } C$ 4. $A \text{ OR NOT } B \text{ AND } C$

5. $A \text{ OR NOT } (\text{NOT } B \text{ AND } C)$; 6. $\text{NOT } (A \text{ OR } B) \text{ AND NOT } C$, 7. $\text{NOT}(A \text{ AND } B) \text{ OR NOT } C$, 8. $\text{NOT } A \text{ OR } B \text{ AND } C$,

9. $\text{NOT } (\text{NOT } A \text{ OR } B \text{ OR } C)$; 10. $\text{NOT } (\text{NOT } A \text{ OR } B \text{ AND NOT } C)$.

Задание 4. Логические элементы И—НЕ и ИЛИ—НЕ называют базовыми, поскольку любой из перечисленных на рис. 4.1 логических элементов можно выразить только через И—НЕ (или ИЛИ—НЕ). Соответствующие схемы для одного из этих случаев приведены на рис. 8.3.

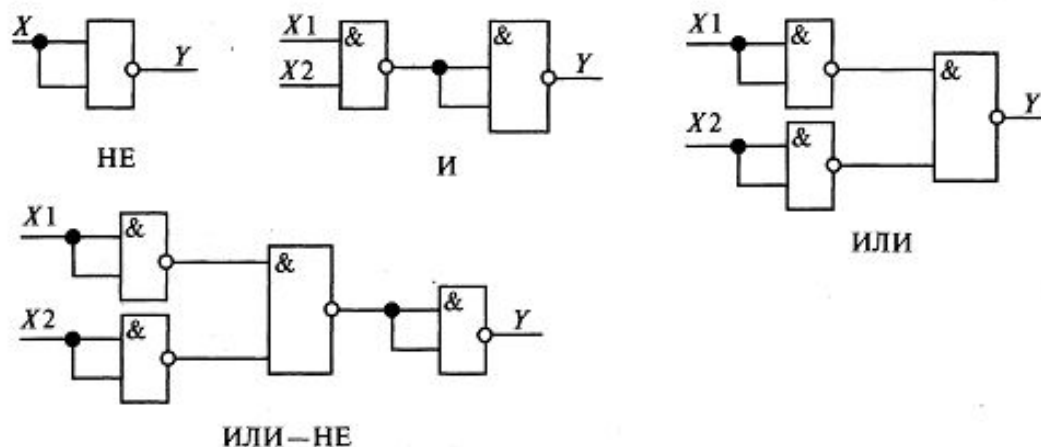


Рис.8.3 Реализация логических элементов через базовый И-НЕ

Для того чтобы убедиться в справедливости сформулированного выше утверждения, достаточно перебрать все возможные комбинации входных сигналов и найти результат. Покажем это на примере схемы для «И»; промежуточный результат обозначим через Z (табл. 8.2).

Таблица 8.2. Реализация схемы «И»

$X1$	$X2$	Z	Y
0	0	1	0
0	1	1	0
1	0	1	0
1	1	0	1

Таким образом, сравнивая с табл. 8.1, убеждаемся в справедливости высказанного выше утверждения.

Выполнить указанную проверку для всех схем на рис. 8.3.

Разработать схемы реализации элементов НЕ, И, ИЛИ, И—НЕ через базовый логический элемент ИЛИ-НЕ.

Задание 5. Кроме указанных выше одно- и двухвходовых элементов комбинационной логики, используют и более сложные — трех-, четырехвходовые и др., реализующие определенные логические функции более чем двух аргументов. Один из таких элементов изображен на рис. 8.4. (а); он реализует действие $Y = X1 \wedge X2 \wedge X3 \wedge X4$.

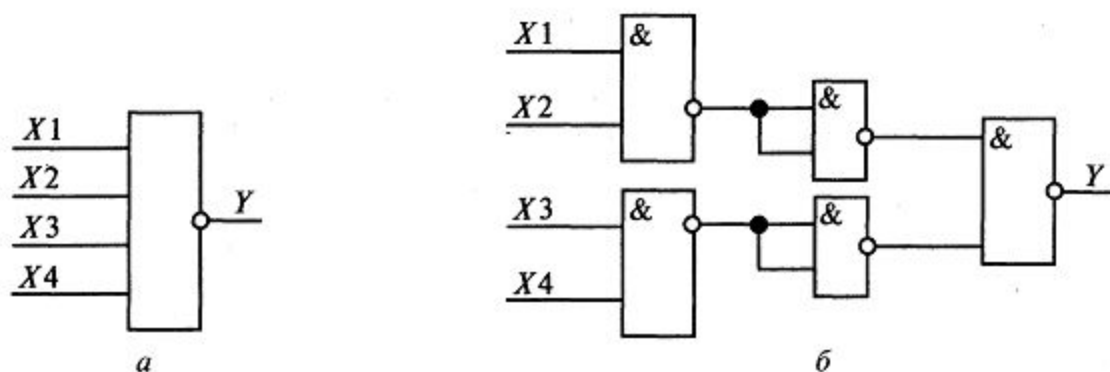


Рис. 8.4. Один из четырехвходовых элементов комбинационной логики (а)

и его реализация через двухвходовые элементы (б)

Проверить, что четырехвходовый элемент, изображенный на рис. 8.4 (а), эквивалентен комбинации двухвходовых элементов, изображенной на рис. 8.4 (б).

Задание 6. Для сложения двух одноразрядных чисел применяется так называемый полусумматор, логическая схема которого изображена на рис. 4.5. Схема реализует арифметическое действие $A+B=C_0S$, где A и B — одноразрядные двоичные числа, C_0 и S — соответственно старший и младший двоичные разряды суммы (например, если $A=0$ и $B=1$, то $C_0=0$ и $S=1$).

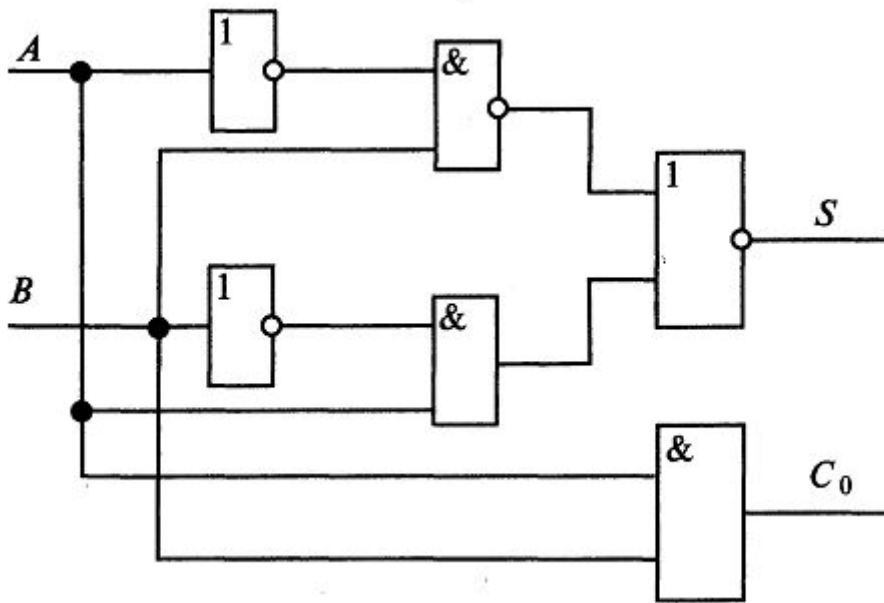


Рис. 8.5. Логическая схема полусумматора

Проверить, что имеют место логические формулы:

$$S = (\bar{A} \wedge B) \vee (A \wedge \bar{B}), C_0 = A \wedge B$$

Примечание. Цифра «1» отождествляется с логическим «да» («истина», или 1), цифра «0» — с логическим «нет» («ложь», или 0).

Задание 7. Для сложения двух двоичных разрядов A и B многоразрядного числа с учетом возможного добавления цифры C_i , оставшейся от сложения предыдущих разрядов используется так называемый *одноразрядный сумматор*.

Пример. Складываем «столбиком» $101_2 + 111_2$. Для сложения крайних правых цифр достаточно использовать полусумматор; согласно обозначениям, принятым в задании 6, имеем: $A=1, B=1 \rightarrow C_0=0, S=1$. Продолжаем сложение теперь уже полусумматором не обойтись, т.к. надо фактически сложить три цифры: 0 и 1 (вторые справа разряды слагаемых) и 1, «пришедшую» из сложения предыдущих разрядов.

Эта задача решается с помощью одноразрядного сумматора (рис. 8.6).



Рис. 8.6. Логическая схема одноразрядного сумматора.

Проверить перебором всех возможных вариантов, что схема на рис. 8.6 действительно реализует указанное выше действие.

Задание 8. Для сложения многоразрядных чисел используют устройства — сумматоры. Логическая схема трехразрядного сумматора приведена на рис. 8.7.

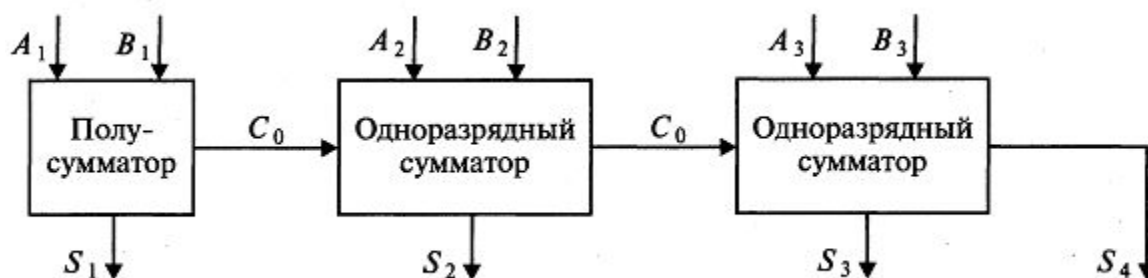


Рис. 8.7. Логическая схема трехразрядного сумматора

Разобрать на примерах работу трехразрядного сумматора. **Построить схему восьмиразрядного сумматора** и разобрать его действие на примерах.

Задание 9. Основное устройство последовательной логики — триггер. На рис. 8.8 — схема простейшего RS-триггера. R и S — входы, Q и $\bar{Q}$ — выходы (прямой и инверсный соответственно).

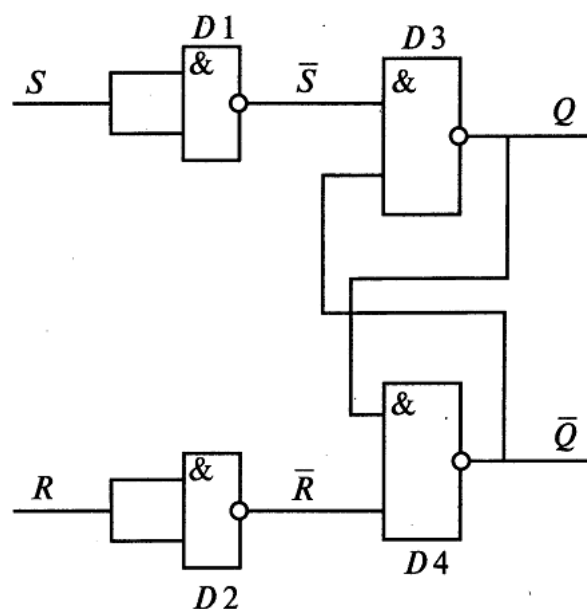


Рис. 8.8. Логическая схема RS-триггера

Состояние на выходе триггера зависит не только от значений R и S на входе, но и от того, в каком состоянии находится триггер. Благодаря этому его можно использовать для записи и хранения информации (одного бита).

Под действием входных сигналов триггер может переключаться из одного устойчивого состояния в другое. RS-триггер является асинхронным, поскольку информация в нем может изменяться в любой момент при изменении входных сигналов (в отличие от синхронизируемых триггеров, в которых информация на выходе может меняться только в определенные моменты времени).

Вход S (Set) — вход установки триггера в единичное состояние, вход R (Reset) — сброса в нулевое состояние. Допустим, на входе $S=1$ и $R=0$. Тогда на выходе будет $Q=1$ и $\bar{Q}=0$. После исчезновения выходного сигнала (т.е. задания $S=0, R=0$) сохранится указанный выходной сигнал — произошла запись информации.

Отследить по схеме на рис. 8.8 справедливость сформулированного выше утверждения.

Найти, каким будет состояние RS-триггера при входном сигнале $R=1$ и $S=0$ и каким оно станет после исчезновения сигнала.

Проверить, что при входном сигнале $S=1, R=1$ оба выходных сигнала равны нулю, т.е. состояние системы не определено (в силу чего комбинация $S=1, R=1$ является запрещенной).

Задание 9. Альтернативная схема RS-триггера на элементах И-НЕ имеет вид, изображенный на рис. 4.9 (входные сигналы R и S при этом замешены на инверсные $\bar{R}$ и $\bar{S}$).

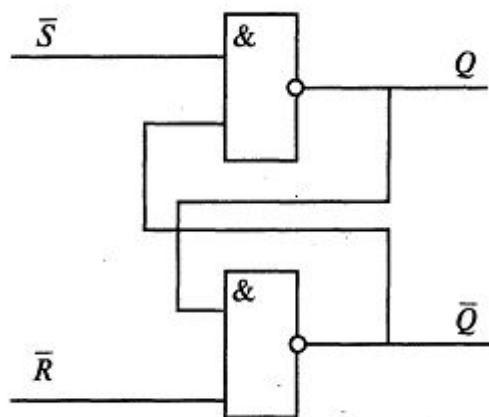


Рис. 8.9. Альтернативная схема RS-триггера.

Проанализировать работу RS-триггера, основанного на схеме рис. 4.9. Подтвердить, что утверждения табл. 8.3 верны.

Таблица 8.3. Таблица истинности для RS-триггера

S	R	S	R	Q	Q	Примечания
0	0	1	1	0	0	Хранение
0	1	1	0	0	1	Запись 0
!	0	0	1	1	0	Запись 1
1	1	0	0	-	-	Запрещено

Найти в литературе логическую схему одного из синхронных (синхронизируемых) триггеров и разобрать его работу.

Сконструируйте устройство, собранное только из базовых двухвходных элементов И—НЕ, реализующее операцию:

а) НЕ; б) И; в) ИЛИ; г) ИЛИ—НЕ;

д) И—ИЛИ—НЕ ($\text{NOT}(\text{A AND B OR C AND D})$);

е) сложения по модулю два ($\text{NOT}(\text{NOT A AND B}) \text{ OR } \text{NOT}(\text{C AND D})$).

Вопросы для самоконтроля

1. Назовите основные логические операции и приведите их таблицы истинности.
2. Что такое логическое выражение?
3. Каков порядок выполнения операций при вычислении значения логического выражения?
4. Приведите примеры логических выражений и вычисления их значений.
5. Назовите элементарные логические элементы и приведите их обозначения на схемах.
6. Изобразите электрические схемы, реализующие элементарные логические элементы.
7. Приведите примеры построения схем на логических элементах на основе логического выражения.
8. Приведите примеры построения логических выражений по заданным логическим схемам.
9. Что такое триггер? Перечислите виды триггеров и коротко их охарактеризуйте.
10. Чем отличается синхронный триггер от несинхронного?
11. Проиллюстрируйте на примерах хранение информации в триггере и запись нуля или единицы.
12. Какое состояние триггера называют недопустимым?
13. Расскажите об элементе «Исключающее ИЛИ», приведите таблицу истинности для соответствующей логической операции.
14. Расскажите о полусумматоре.
15. Расскажите о сумматоре и организации переноса «запасного» разряда.

Лабораторная работа № 3.

Тема: Составление архитектур открытого и закрытого типа.

Учебная цель:

Получить представление об архитектуре закрытого и открытого типов.

Учебные задачи:

1. Изучить архитектуры открытого и закрытого типов.
2. Научиться составлять данные виды архитектур

Образовательные результаты, заявленные во ФГОС СПО

Студент должен

уметь:

- определять оптимальную конфигурацию оборудования и характеристики устройств для конкретных задач;

знать:

- построение цифровых вычислительных систем и их архитектурные особенности

Задачи практического занятия №2

1. Повторить краткие теоретические сведения по теме практического задания
2. Построить архитектуры различных типов.
3. Подготовить отчет по практической работ.

Обеспеченность занятия (средства обучения)

1. Учебно-методическая литература:

- Методические указания по выполнению практических занятий;

2. Справочная литература:

- Трутнев Д. Р. Архитектуры информационных систем. Основы проектирования: Учебное пособие. – СПб.: НИУ ИТМО, 2012. – 66 с.;

3. Рабочая тетрадь (обычная).

4. Ручка.
5. Карандаш простой.

Краткие теоретические и учебно-методические материалы по теме практического занятия

По особенностям архитектуры компьютеры подразделяются на два класса: с открытой архитектурой и закрытой архитектурой. Под архитектурой компьютера понимается совокупность аппаратных и программных средств, организованных в систему, обеспечивающую функционирование компьютера.

Закрытая архитектура, в которой видеоконтроллер, интерфейсы и ОЗУ емкостью 2 Мбайт расположены на основной плате и не могут быть заменены. Автономная отладка аппаратуры на основе МК с открытой архитектурой предполагает контроль состояния многоразрядных магистралей адреса и данных с целью проверки правильности обращения к внешним ресурсам памяти и периферийным устройствам. Закрытая архитектура МК предполагает реализацию большинства функций разрабатываемого устройства внутренними средствами микроконтроллера. Поэтому разрабатываемый контроллер будет иметь малое число периферийных ИС, а обмен с ними будет идти преимущественно по последовательным интерфейсам.

К особенностям открытой архитектуры относятся:

- модульный принцип построения компьютера, в соответствии с которым все его компоненты выполнены в виде законченных конструкций — модулей, имеющих стандартные размеры и стандартные средства сопряжения;
- наличие общей (системной) информационной шины, к которой можно подключать различные дополнительные устройства через соответствующие разъемные соединения;
- совместимость новых аппаратных и программных средств с их предыдущими версиями, основанная на принципе «сверху — вниз», что означает, что последующие версии должны поддерживать предыдущие.

Устройство компьютера открытого типа базируется на взаимодействии внешних устройств с контролерами, которые, в свою очередь, взаимодействуют с системной платой, и являются открытыми системами. А это, в свою очередь, дает возможность производить дополнительные устройства всем заинтересованным компаниям, что, несомненно, положительно сказывается на развитии компьютерной отрасли, и увеличивает популярность компьютера.

Вопросы для закрепления теоретического материала к практическому занятию

1. Дайте определение термину закрытой архитектуры.
2. Приведите примеры закрытых архитектур?
3. Укажите недостаток закрытых архитектур..
4. В чем заключается принцип открытой архитектуры ПК?
5. В большинстве современных IBM-совместимых компьютерах реализована архитектура, какого типа или дайте название?
6. Перечислите базовые компоненты компьютера.

Задания для практического занятия №2

1. Составить перечень основных элементов архитектуры компьютера.
2. Спроектировать (выполнить схему) компьютера закрытого типа.
3. Указать направление потоков функционирования обмена информации, основных конструктивных элементов
4. Изобразите подробную структурную схему ПК открытого типа и поясните назначение её компонентов.

Инструкция по выполнению заданий практического занятия №2

1. Прочитать краткие теоретические сведения. При необходимости обратиться к справочным материалам.
2. Внимательно прочитать задание и приступить к выполнению.

Методика анализа результатов, полученных в ходе практического занятия

После выполнения практического задания проверить все структурные схемы, направления потоков функционирования и основные конструктивные элементы.

Порядок выполнения отчета по практическому занятию

1. Обязательно указать цели и задачи практического занятия.
2. Выписать задание

3. Показать этапы и результат выполнения задания.
4. Написать вывод о проделанной работе.

Лабораторная работа №4

Тема: Подбор комплектующих ПК в соответствии с классификацией компьютеров

Тема: Методы классификации компьютеров

Цель работы: изучение комплектации рабочей станции;
изучение основных блоков персонального компьютера

Время выполнения: 2 часа

Оборудование: компьютер, тетрадь, ручка, отвертка.

Программное обеспечение: операционная система

Теоретические основы

Этап 1. Изучение комплектации рабочей станции ПК и их значение

Архитектура компьютера обычно определяется совокупностью ее свойств, существенных для пользователя. Основное внимание структуре и функциональных возможностях машины. Которое можно разделить на основные и дополнительные.

Основные функции определяют назначение ЭВМ: обработка и хранение информации, обмен информацией с внешними объектами. *Дополнительные* функции повышают эффективность выполнения основных функций: обеспечивают эффективные режимы ее работы, диалог с пользователем, высокую надежность и др. названные функции ЭВМ реализуются с помощью ее компонентов: аппаратных и программных средств.

Структура компьютера – это некоторая модель, устанавливающая состав, порядок и принципы взаимодействия входящих в нее компонентов.

Персональный компьютер – это настольная или переносная ЭВМ, удовлетворяющая требованиям общедоступности и универсальности применения.

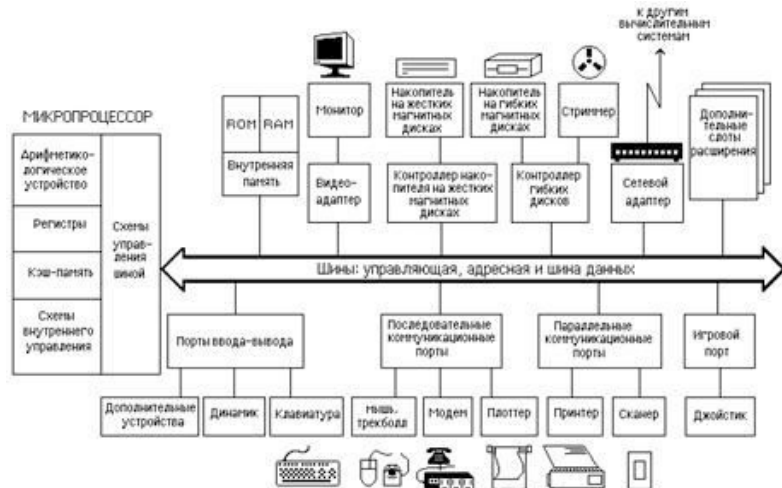
Достоинствами ПК являются:

- малая стоимость, находящаяся в пределах доступности для индивидуального покупателя;
- автономность эксплуатации без специальных требований к условиям окружающей среды;
- гибкость архитектуры, обеспечивающая ее адаптивность к разнообразным применениям в сфере управления, науки, образования, в быту;
- «дружественность» операционной системы и прочего программного обеспечения, обуславливающая возможность работы с ней пользователя без специальной профессиональной подготовки;
- высокая надежность работы (более 5 тыс. ч наработки на отказ).

Структура персонального компьютера

Рассмотрим состав и назначение основных блоков ПК.

Рис. 1. Структурная схема ПК



Обычно персональный компьютер состоит из трех частей:

- системного блока;
- клавиатуры, позволяющей вводить символы в компьютер;
- монитора (или дисплея) – для изображения текстовой или графической информации.

Компьютеры выпускаются и в портативном варианте (как дипломат) или блокнотном (ноутбук) исполнении. Здесь системный блок, монитор и клавиатура заключены в один корпус: системный блок "спрятан" под клавиатурой, а монитор сделан как крышка к клавиатуре.

Хотя из этих частей компьютера системный блок выглядит наименее эффектно, именно он является в компьютере "главным". В нем располагаются все основные узлы компьютера:

- электронные схемы, управляющие работой компьютера (микропроцессоры, оперативная память, контроллеры устройств);
- блок питания, преобразующий электропитание сети в постоянный ток низкого напряжения, подаваемый на электронные схемы компьютера;
- накопители (или дисководы) для гибких магнитных дисков, используемые для чтения и записи на гибкие магнитные диски (дискеты);
- накопитель на жестких магнитных дисках, предназначенные для чтения и записи на несъемные жесткие магнитные диски (винчестеры).

Микропроцессор – важнейший элемент компьютера, так как им определяется скорость выполнения машиной программ пользователя. Со времени появления персональных компьютеров (ПК) сменилось несколько поколений процессоров, что составляет следующий ряд в порядке увеличения скорости: 8088, 486, Pentium 1-4, AMD Athlon XP, Pentium D, E, Athlon X2 и другие.

Параметры процессора:

- разрядность – ширина "такта", по которому передается компьютерная информация: 8, 16, 32 или 64 бита;
- тактовая частота, характеризующая число команд, выполняемых процессором за одну секунду, измеряется в мегагерцах (МГц)

Микропроцессор включает в себя:

- арифметико-логическое устройство (АЛУ), которое выполняет операции (микрооперации), необходимые для выполнения команд микропроцессора;
- устройство управления (УУ) – управляет всеми частями компьютера посредством принципов программного управления;
- микропроцессорная память (МПП). В микропроцессоре есть несколько ячеек собственной памяти, они называются регистрами. Некоторые из них предназначены для хранения операндов – величин, участвующих в текущей операции. Такие регистры называются регистрами общего назначения (RON).

Регистр команд (RK) предназначен для хранения текущей команды. В регистре – счетчике команд (СК) хранится текущий адрес. Перед выполнением программы необходимо задать ее начальный адрес – записать его в счетчик команд.

Через интерфейсную систему, основу которой составляет **системная шина персонального компьютера**, микропроцессор соединяется с:

а) *Основной памятью компьютера:*

- оперативное запоминающее устройство (RAM) хранит работающую программу и данные;
- постоянное запоминающее устройство (ROM) - хранит информацию, которая необходима для постоянной работы.

RAM и ROM разбиты на ячейки, каждой из которых присвоен порядковый номер (адрес).

б) *Внешней памятью:*

- накопители на жестких магнитных дисках – устройства с несъемными носителями (винчестеры). Жесткие диски служат для постоянного хранения в компьютере программ и данных.

Выполнение многих современных прикладных программ без них невозможно. Большинство жестких дисков, в отличие от имеющих меньшую емкость дискет, нельзя снять, поэтому их иногда называют несъемными дисками. Можно, однако приобрести и съемные жесткие диски. Они ценны, когда нужно сохранять конфиденциальность информации и как средство переноса больших объемов данных между компьютерами. Емкость современных накопителей на жестких магнитных дисках может достигать нескольких Гбайт.

Более популярны накопители на оптических дисках благодаря большой емкости и надежности.

Неперезаписываемые лазерно-оптические диски обычно называют компакт-дисками ПЗУ – Compact disc (CD/DVD) ROM. Они имеют емкость От 700Мбайт до 9Гбайт, время доступа – от 30 до 300мс.

- накопители на гибких магнитных дисках. Для данных накопителей носителями являются дискеты (флоппи-диски)-морально устарели

в) *С монитором через видеоадаптер.*

г) *С принтером через адаптер принтера.*

д) *С источником питания.*

ж) *С каналом связи через сетевой адаптер.*

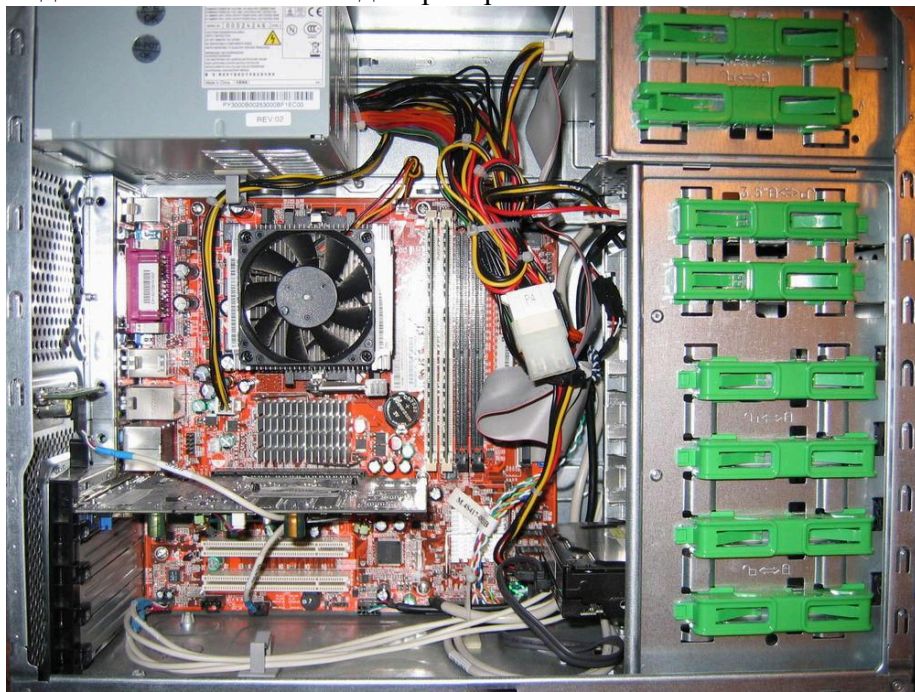
Сетевой адаптер дает возможность подключить компьютер в локальную сеть. При этом пользователь может получать доступ к данным, находящимся на других компьютерах.

з) *таймером* (таймер – внутренние электронные часы, которые подключены к автономному источнику питания (аккумулятору), продолжающий работать даже после отключения машины от питающей сети).

и) Микропроцессор через интерфейс связан с клавиатурой, а также имеет генератор тактовых импульсов, который генерирует последовательность электрических импульсов, а частота этих импульсов определяет тактовую частоту машины (ее быстродействие).

к) *С математическим сопроцессором.*

Обычно универсальные микропроцессоры относительно медленно выполняют арифметические операции над числами с плавающей запятой. Это объясняется тем, что они работают с целыми числами, и при использовании чисел, представленных в другой форме, им требуются дополнительные команды преобразования.



Для ускорения выполнения арифметических операций часто используется отдельный процессор, называемый математическим сопроцессором. Он выполняет арифметические операции над числами с плавающей запятой самостоятельно, без дополнительных программных средств. Благодаря этому в несколько раз возрастает скорость вычислительного процесса.

Узлы системного блока Рис.2

1. Процессор и вентилятор;
2. Материнская плата;
3. Южный мост;

4. Северный мост;
5. Видеокарта;
6. Встроенный звуковой кодек;
7. жесткий диск;
8. оперативная память;
9. блок питания;
10. оптический привод;
11. Флоппи дисковод;
12. Корпус;

Этап 2. Проведение исследования различной конфигурации компьютеров

Рассмотренные конфигурации ПК по заданию приведены в таблице

Таблица 1.

	Ваша модель		Вариант 1		Вариант 2		Вариант 3	
Наименование	Модель	Цена	Модель	Цена	Модель	Цена	Модель	Цена
Монитор	Samsung SyncMaster 765MB, 17"	3000	LG LCD Flatron L1770 HQ, 17"	4905	LG LCD Flatron L1770 HQ, 17"	4905	Samsung LCD 22" 2232BW, 1680x1050, 3000:1, 2mc, HDTV, DVI	14500
Корпус	ATX Microlab Black	500	ATX Microlab Black	500	ATX Microlab Black	500	ATX TermalTake matrix VX, black, aluminum	2500
Блок питания	ATX 400W NAVI	950	ATX 400W NAVI	950	ATX 400W NAVI	950	ATX Hiper (HPU-4B580), 580W	2750
Материнская плата	Gigabyte nForce4, S939, DDR, PCI-Ex16, SATA, GLan, IEEE 1394	1200	Gigabyte Intel945P, LGA775, DDR, PCI-Ex16, SATA, GLan, IEEE 1394	2100	Microstar Intel945G, LGA775, DDR, Video, SATA, GLan	1900	Gigabyte nForce680SLI, LGA775, DDR2-800, PCI-Ex16x2, SATA, GLan, IEEE 1394	7615
Жесткий диск	Western Digital Sata II, 160 Gb, (WD1600JS), cache 8Mb	1655	Seagate Sata II, 160 Gb, (ST3160815), cache 8Mb	1700	Seagate Sata II, 160 Gb, (ST3160815), cache 8Mb	1700	Seagate Sata II, 750 Gb, (ST3750640AS), cache 16Mb	6890
Процессор	AMD Athlon 64 3200+ cache 128Kb+512 Kb socket 939(box)	1200	Intel Pentium D 3000MHz, cache 2x2048Kb, LGA775 (box)	2480	Intel Celeron 3200MHz, cache 256Kb, LGA775 (box)	1800	Intel Core2 quad 6600, 2,4Ghz, 1066Mhz, cache 8192Kb, LGA775 (box)	8670

Оперативная память	Samsung, 512Mb x2, DDR PC3200	1460	Kingston, 1Gb DDR PC5400	980	Samsung, 512Mb, DDR PC3200	730	Kingston, 1Gb DDR2 PC6400 (2шт)	1620x2
CD/DVD – rom	DVD/CD – RW NEC-ND3550A, dual layer IDE	900	DVD/CD –RW TEAC-DV-W518 GB dual layer IDE	900	LG DVD±RW/CD – RW (GSA-H42N), dual layer IDE	899	DVD±RW/CD –RW Plextor-PX810SA dual layer SATA	2500
Клавиатура	Defender Office PS/2	400	LogiTech Deluxe 250 PS/2	350	A4-Tech (KB720), white, pS/2	165	Zboard Gaming keyboard ZBD101 multimedia, USB	1640
Мышь	Genius Optical NetScroll	200	Genius Optical NetScroll	200	Genius Optical NetScroll	200	LogiTech беспроводная, RX600, USB	725
Видеокарта	PCI-Ex16 ASUS Geforce 6600 256Mb, 128bit (VGA+DVI)	1100	PCI-Ex16 Sapphire Radeon X1300XT 256Mb, 128bit (VGA+DVI)	1400	{встроенная в материнской плате}	-	PCI-Ex16 ASUS Geforce 8800GTS,640Mb, 320bit, TV-OUT, (2 шт)	13400x2
Итого		12565		16465		13749		77830

Лабораторная работа № 5.

Тема: Определение характеристик оперативной памяти.

Влияние параметров оперативной памяти на производительность ЭВМ

Цель работы состоит в практическом ознакомлении со структурой персональной ЭВМ и методами определения ее конфигурации и параметров, а также оценки производительности и тестирования персональных ЭВМ и их компонент.

2. Основные сведения

Диагностические и тестовые программы используются для определения состава и характеристик ПЭВМ и отдельных их устройств, проверки работоспособности и производительности ПЭВМ и ее компонент.

Эти программы строятся с использованием непосредственного обращения к аппаратным ресурсам ПЭВМ и в основном исполняются под управлением DOS. Запуск многих из таких программ под Windows может привести к получению искаженных результатов. Но существуют и специальные Windows версии тестовых программ.

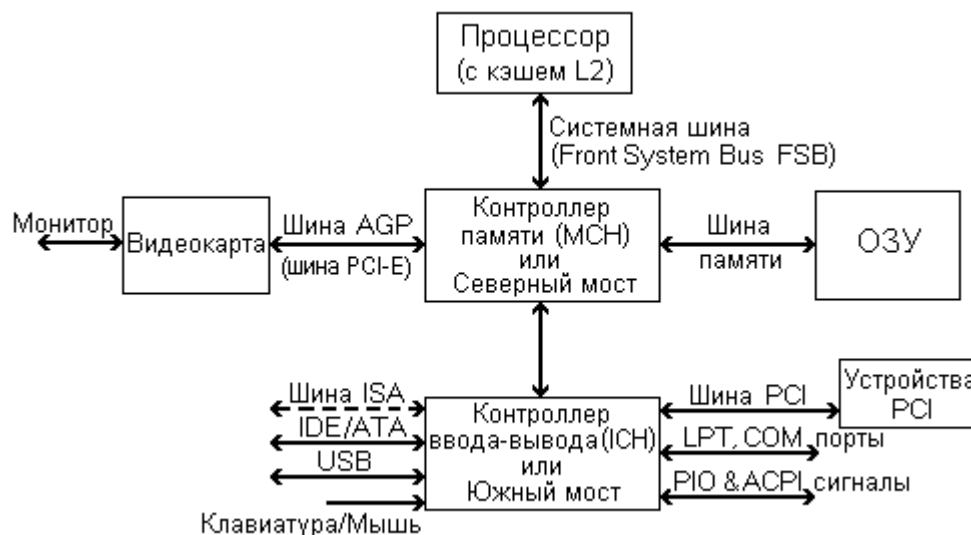
Оценка производительности, как правило, производится в диагностических программах либо в относительном виде (проценты, индекс), либо в виде некоторого численного показателя, определяемого для конкретной смеси заданий (например, WhetStone, DhryStone, WinBench99 и пр.). Результаты таких измерений часто имеют вероятностный характер и для получения усредненного значения должны производиться многократно.

Персональные ЭВМ типа IBMPC совместимых имеют явно выраженную модульную структуру, что позволяет собирать из базовых модулей конфигурацию, соответствующую потребностям и возможностям пользователя.

Состав ПЭВМ, различаясь для конкретных экземпляров, имеет базовые компоненты, обязательные для любой модификации. Обычно в любой ПЭВМ имеются следующие узлы:

- процессор;
- материнская (системная) плата;
- оперативная память;
- видеоадаптер;
- жесткий диск;
- гибкий диск;
- корпус системного блока с блоком питания;
- монитор;
- клавиатура;

Рис.



Обобщенная структурная схема персональной ЭВМ

В самом общем виде структура ПЭВМ может быть представлена так, как показано на рис. Л3.1, где ОЗУ – оперативная память, а сокращения MCH и ICH у контроллеров памяти и ввода-вывода означают *Memory Control Hub* и *Input-Output Control Hub* соответственно.

Такое представление, конечно, скрывает особенности организации системной шины и способов подключения основных устройств. Данные способы связаны с организацией системной шины и дополнительных интерфейсов и могут различаться в зависимости от поколения ПЭВМ, типа процессора и комплекта микросхем (так называемого чипсета) материнской платы.

Эти различия, главным образом, связаны с теми системными интерфейсами, которые поддерживает материнская плата. Известны следующие виды локальных шин ЭВМ, использующихся для подключения внешних устройств ПЭВМ:

Название шины	Разрядность данных (биты)	Частота шины (МГц)	Пропускная способность (Мб/с)	Разрядность адреса (биты)
ISA	8	8	8	20
EISA	32	8,33	33,3	32
VLB	32/64	33-50	132	32
PCI	32/64	33/66	132/528	32
AGP	32	66 (x1,x2,x4)	256/512/1024	32
PCI-E	1 (передача)	2500	500	-
8/16 (вх/вых)				

Шина ISA (Industry Standard Architecture) использовалась в ПЭВМ, начиная с моделей с процессором 8086 и до Pentium II, в последующих моделях она уже исключена. Шина EISA представляет расширенную модификацию ISA. Шина VLB (VESA Local Bus) использовалась только в процессорах 486. Шина PCI (*Peripheral Component Interconnect*) является наиболее распространенным вариантом, иногда сочетаемым с шиной ISA для аппаратной

совместимости с более ранними устройствами. Для подключения видеоадаптера используют и более быстрый вариант – AGP (*Advanced Graphical Port*), а в более новых ПЭВМ – и шину PCI-Express.

Наличие этих шин и интерфейсов в ПЭВМ обеспечивают контроллеры, называемые также мостами или хабами (*hub*), связывающие системную шину с соответствующей локальной шиной (например, системная шина – шина PCI), или различные интерфейсы (например, шина PCI – шина ISA).

Эти контроллеры могут интегрировать в себе узлы, которые обеспечивают и подключение жестких дисков. Двумя наиболее распространенными вариантами управления жестким диском являются интерфейсы ATA (*AT Attachment for Disk Drives* – подключение дисководов к PC AT), точнее, его модификации ATAPI (*ATA Package Interface*) и *Serial ATA*, а также SCSI (*Small Computer System Interface*).

С интерфейсом ATA связаны еще два названия: IDE (*Integrated Device Electronics*), указывающее на особенности организации контроллера жесткого диска, и DMA (*Direct Memory Access*) или его более новая модификация Ultra DMA, определяющие режим обмена данными с оперативной памятью. (Другим режимом обмена, используемым в этом интерфейсе, является программный ввод-вывод – PIO, чаще использовавшийся для подключения CD ROM.) Интерфейс ATA первоначально предназначался для подключения жестких дисков к шине ISA. Однако, при наличии шины PCI организуется связь IDE диска с данной шиной. Интерфейс ATA обеспечивает передачу данных со скоростью до 133 Мбайт/с, а его последовательный вариант – до 150 Мбайт/с

Интерфейс SCSI обеспечивает скорости передачи данных до 160 Мбайт/с, и также может использоваться не только для подключения жестких дисков, но и других устройств. Однако он требует дополнительных контроллеров и является более дорогим вариантом.

Внешние устройства типа клавиатуры, принтера, гибкого диска, мышки также требуют контроллеров для своего подключения. Обычно эти контроллеры интегрированы в единый узел, который и обеспечивает их связь с системной шиной.

Собственно системный контроллер организует связь процессора с оперативной памятью, внешним кэшем (если таковой имеется), шиной PCI, выполняет функции контроллера оперативной памяти, контроллера кэша и контроллера прерываний.

Определить конфигурацию ПЭВМ в общем виде можно в момент загрузки после включения или при перезагрузке по данным, высвечиваемым на экране в процессе тестирования машины базовой системой ввода-вывода BIOS. BIOS начинает исполняться при включении или перезагрузке ПЭВМ и после вывода своего типа и версии, а также типа материнской платы обычно высвечивает следующую информацию:

тип процессора (*CPUType*),

наличие сопроцессора (*Co-Processor*),

частоту (ядра) процессора (*CPUClock*),

объем основной части оперативной памяти (*Base Memory*) – во всех ПЭВМ сейчас это 640 Кбайт,

объем расширенной оперативной памяти (*Extended Memory*),

объем кэш-памяти (*Cache Memory*),

параметры гибкого дисковода A(*Diskette Drive*),

параметры гибкого дисковода B(*Diskette Drive*),

параметры основного диска 1-го канала IDE(*Primary Master*),

параметры вспомогательного диска 1-го канала IDE(*Primary Slave*),

параметры основного диска 2-го канала IDE(*Secondary Master*),

параметры вспомогательного диска 2-го канала IDE(*Secondary Slave*),

а также вид дисплея, установки портов ввода-вывода, тип оперативной памяти и кэш-памяти.

Методы оценки производительности ЭВМ подразделяются в зависимости от ряда факторов (задач и целей оценки, готовности оцениваемой ЭВМ и пр.) на экспериментальные и теоретические.

Первая группа предполагает непосредственное измерение времени выполнения на ЭВМ каких-либо вычислений. Результаты этих измерений представляются, как правило, каким-либо индексом, соотносящим производительность оцениваемой системы с производительностью некоторой базовой модели. Такие индексы обычно используются для оценки систем с близкой или однотипной архитектурой (например, 32-разрядной архитектурой процессоров Intel) и достаточно часто меняются в связи с быстрыми изменениями технологии и ростом производительности новых процессоров. Например, известная программа *CheckIt* измеряет производительность относительно базовой модели ПЭВМ РСХТ на процессоре Intel 8086, давно вышедшей из употребления.

Теоретические методы предполагают применение той или иной математической модели ЭВМ.

3. Программа работы

1. Включить ЭВМ и зафиксировать основные особенности конфигурации и параметры ЭВМ, высвечиваемые при загрузке:

процессор: тип, частота, изготовитель;

память: емкость, тип;

кэш: емкость, тип;

жесткие диски: марка, объем, серийный номер;

количество и адреса портов ввода-вывода.

Внимание! Пункты 2 – 7 и 15 выполняются по указанию преподавателя.

2. Загрузить ПЭВМ в режиме MS-DOS.

3. Вызвать на исполнение программу *PCConfig (Informer)*. Определить с ее помощью и записать в таблицы, формы которых приведены в указаниях к выполнению работы:

а) общий состав и основные характеристики аппаратных средств ПЭВМ (первое окно программы);

б) основной состав системного программного обеспечения (второе окно);

в) характеристики производительности процессора, видеотракта и дисков;

г) чипсет системной платы;

д) состав резидентных программ;

е) загруженные драйверы (устройства);

ж) распределение адресного пространства по различным видам памяти и относительные скорости этих устройств;

з) закрепление векторов прерывания за аппаратными запросами прерываний IRQ и модули программного обеспечения, обслуживающие эти прерывания;

и) логическую структуру дисковой памяти.

Подпункты б), д) и е) выполняются по указанию преподавателя.

4. Зафиксировать результаты анализа в таблицах, формы которых приведены ниже, в указаниях к выполнению работы.

5. Запустить программу *System Speed Test4.61*, получить с ее помощью оценки рейтинга процессора и параметров диска и оперативной памяти. Зафиксировать результаты средствами программы (в текстовой форме) и сравнить их с результатами, полученными с помощью *PCConfig*.

6. Запустить на исполнение программу *CheckIt*. Просмотреть первые три пункта главного меню (*SysInfo, Tests и BenchMark*). Сравнить полученные результаты с данными построенной таблицы. Записать отклонения.

7. Вызвать программу *PartInfo*. Сравнить данные о CHS-геометрии жесткого диска, полученные при выполнении предыдущих пунктов, с данными программы *PartInfo*. Сопоставить данные о разделах диска с их описанием в BOOT-секторе диска.

8. С помощью DOS-программы *DEBUG* прочитать содержимое RTC CMOS памяти и записать форму представления даты, времени, параметров жесткого диска, памяти и место их расположения в CMOS.

9. Загрузить ПЭВМ в MS-Windows (если ранее была загрузка DOS).

10. Вызвать на исполнение программу *DrHardware*. Выбрать из меню тестов пункты, соответствующие данным, полученным с помощью других программ, и определить их значения с помощью *DrHardware*. (Пробную версию программы можно загрузить на сайте <http://www.dr-hardware.com/>).

11. Вызвать на исполнение программу SANDRA фирмы *SiSoft* выполнить пункты (если не произойдет "зависание"):

- общие сведения о системе: *System Summary*;
- информация по системной плате: *Mainboard Information*;
- процессор и BIOS: *CPU&BIOS*;
- оценка производительности памяти: *Memory Benchmark*;
- оценка производительности процессора: *CPU Benchmark*;
- сравнить содержимое CMOS RTS, полученное при выполнении п. 8 с дампом CMOS-памяти: *CMOS Dump*;
- мастер настройки производительности: *Performance Tune Up Wizard*.

(Пробную версию программы можно загрузить в разделе загрузки сайта www.sisoftware.net).

12. Сравнить результаты с полученными ранее и дополнить их сведениями об особенностях параметров памяти. Ознакомиться с рекомендациями мастера настройки производительности.

13. Вызвать на исполнение программу Aida(илиEverest) заполнить таблицы по формам 2, 4 и 5. Сравнить результаты с ранее полученными.

(Пробную версию программы можно загрузить в разделе загрузки сайта www.lavalys.com).

14. Ознакомиться с информацией, предоставляемой программами WCPUID (идентификация типа процессора).

15. Перезагрузить машину и войти в утилиту BIOS *Setup*. Поочередно войти в основные разделы BIOS и, **НЕ ИЗМЕНЯЯ** установленных значений параметров, зафиксировать основные настроечные параметры BIOS.

16. Используя системную утилиту DEBUG, найти и высветить первые команды обработчика прерывания, заданного преподавателем.

17. Составить отчет о проделанной работе.

4. Указания к выполнению работы

При выполнении программ следует помнить, что на некоторых процессорах и системных платах прогон программ может привести к "зависанию" системы.

При определении характеристик процессора обычно выясняются:

- изготовитель – в большинстве случаев это *Intel Corporation*– строка идентификации *GenuinIntel*, или *Advanced Micro Device Corporation (AMD)* – строка идентификации *AuthenticAMD*;

- тип, семейство, модель, стейпинг – числовые и символьные коды, возвращаемые при выполнении команды идентификации процессора CPUID (в моделях, начиная с 486 процессоров и выше), указывающие на модификацию процессора:

тип – код типа (00-11), вообще говоря, не относится к определению класса процессора и подразделяет их на версии OEM (значение 00), Overdrive (01), Dual (10);

семейство – код разновидности процессоров 486, Pentium, PentiumII и т. д., код имеет значение 0100 – для 486 процессоров, 0101 – для Pentium, 0110 для PentiumPro, PentiumII, III, Core, Core2, Corei7, но 1111 для Pentium4 (начиная с последних моделей PentiumIII Intel ввел код BrandID, уточняющий идентификацию процессора);

модель – четырехразрядный двоичный код, определяющий модель в каждом семействе (например, DX2, DX4, DX5 для 486, P54, P55, P55C и др. для Pentium и т. д.);

стейпинг – модификация процессора в рамках одного семейства и модели.

Диагностические программы не всегда сообщают собственно значения кодов идентификации процессора, чаще предоставляя уже выделенные из них сведения о семействе и модели процессора;

- частота – рабочая частота (ядра) процессора;

- индексы производительности – диагностические программы приводят численные значения некоторых индексов, определяющих относительную производительность ПЭВМ, причем довольно часто для сравнения даются еще и значения этих же индексов для ряда других моделей.

Ряд сведений о процессорах можно найти на сайте www.x86.org.

Данные о процессоре, полученные при выполнении лабораторной работы, рекомендуется свести в таблицу по форме 2.

Форма 2

Характеристика процессора	Значение характеристики		
	Aida (Everest)	DrHardware	SANDRA
Изготовитель			
Тип			
Семейство			
Модель			
Стейпинг			
Частота ядра			
Частота шины			
Чипсет системной платы			

Индексы производительности

При определении характеристик памяти следует учитывать, что:

а) из адресного пространства оперативной памяти выделяется ряд областей адресов, которые передаются другим видам памяти, главным образом BIOS, памяти видеоадаптеров, видео BIOS, а также расширенной памяти конфигурационных данных системы (ESCD—*Extended System Configuration Data*), схемам удаленной загрузки адаптеров локальных сетей, некоторым адаптерам шины ISA и др.;

б) определенные области (адресов) оперативной памяти могут выделяться для выполнения специфических функций:

- доступа к адресам за пределами первого мегабайта в реальном режиме;
- непосредственного доступа к первому сегменту за адресом 100000H для размещения в нем системных и других резидентных программ;
- косвенного доступа DOS-программ реального режима ко всей памяти через область (до четырех страниц по 16 Кбайт), используемую драйвером EMS для поочередного отображения содержимого старших адресов памяти (EMS или *expanded memory*—отображаемая память);
- размещения электронного диска;
- размещения теневых копий (кэширования в оперативной памяти) более медленных 3У BIOS и видео BIOS и т. п.

Обычно выделяемые для перечисленных функций области имеют более или менее фиксированное назначение. Общая "архитектура" адресного пространства оперативной памяти выглядит следующим образом.

Адреса	Область	Размер
00000000h-0009FFFFh	Стандартная (базовая) память (Conventional (Base) Memory)	640 Кбайт
000A0000h-000FFFFFFh	Верхняя память (Upper Memory Area - UMA)	384 Кбайт
включая		64 Кбайт
000F0000h-000FFFFFFh	BIOS	
00100000h- (F)FFFFFFFh	Дополнительная (расширенная) память	до 4 Гбайт (Pentium)и выше – 64 Гбайт)
включая	(ExtendedMemory)	64 Кбайт – 16 байт
000F0000h-000FFFFFFh	Дополнительная верхняя память (HighMemoryArea)	

Стандартная память непосредственно доступна DOS и программам реального режима.

Верхняя память используется для системных целей: в ней размещаются области буферной памяти видеоадаптеров (видеопамять) и постоянная память (BIOS с расширениями).

Дополнительная память непосредственно доступна только в защищенном режиме. Однако в ней имеется небольшая область (см. выше) дополнительной верхней памяти, доступной и в реальном режиме при открытом вентиле A20 (21-й разряд шины адреса). Эту область драйвер HYMEM.SYS делает доступной для размещения ядра DOS с целью экономии стандартной (*conventional*) памяти.

В самых старших адресах памяти размещается область ПЗУ BIOS: для ПЭВМ с 24-разрядной шиной адреса – это область FE0000h-FFFFFFh размером 128 Кбайт, а для ПЭВМ (386, 486, Pentium) с 32-разрядным адресом – FFFE0000h-FFFFFFFFh и с 36-разрядным адресом (Pentium II, III) – FFFFE0000-FFFFFFFFFh.

Стандартная память имеет несколько фиксированных областей:

- 00000h - 003FFh – область векторов прерывания (256 двойных слов);
- 00400h - 004FFh – область данных BIOS (256 байтов);
- 00500h - 00xxxh – область данных DOS (до 2800 байтов),

остальная память предоставляется пользователю.

Верхняя память (000A0000h-000FFFFFFh) стандартно распределяется следующим образом:

- A0000h-BFFFFh – видеопамять (128 Кбайт - Video RAM);

- C0000h-DFFFFh – резерв для BIOS различных адаптеров

(Дополнительный BIOS видеоадаптера имеет фиксированный адрес C0000h и инициализируется на шаге инициализации видеоадаптера.

Платы адаптеров, установленные в слоты системной платы, могут иметь свои ПЗУ для программной поддержки – дополнительные модули ROMBIOS(*additionalROMBIOS*). Их используют некоторые контроллеры жестких дисков, сетевые адаптеры с удаленной загрузкой и другие периферийные устройства. Для этих модулей в адресном пространстве зарезервирована область C8000h-F4000h. При загрузке ПЭВМ эта область сканируется с шагом 2 Кбайт в поисках дополнительных модулей BIOS);

- E0000h-EFFFFh – свободная область 64 Кбайт, иногда занятая под системный BIOS;

- F0000h-FFFFFFh – системный BIOS: 64 Кбайт ПЗУ (или флэш) область на системной плате.

При наличии системы *Plug&Play* области системного BIOS адреса FD000h-FDFFFh отданы энергонезависимой конфигурационной памяти (*Extended System Configuration Data*–ESCD).

Доступ к стандартной памяти конфигурации оборудования и часам реального времени CMOS RTC осуществляется через порты ввода-вывода с адресами 70h (смещение-адрес) и 71h (данные).

Данные о памяти, полученные при выполнении лабораторной работы, рекомендуется занести в карту адресного пространства памяти по форме 3, а характеристики кэш-памяти и оперативной памяти таблицу по форме 4.

В карте адресного пространства памяти не следует повторять данные, полученные с помощью разных программ, а привести общие значения, которые должны совпасть.

Форма 3

Область памяти	Диапазон адресов области памяти	Объем области памяти	Относительная производительность
----------------	---------------------------------------	-------------------------	-------------------------------------

При определении характеристик жесткого диска его тип, объем и производителя можно найти непосредственно по данным, выводимым на экран тестом POST BIOS при загрузке машины.

CHS-организация (иначе говорят, CHS-геометрия) определяет количество цилиндров (*Cylinders*), головок (*Heads*) и секторов (*Sectors*) на дорожках (*Tracks*) диска. Емкость диска определяется как произведение общего количества секторов ($C \cdot H \cdot S$) на размер сектора, который для жестких дисков равен 512 байтам.

При этом следует учитывать, что логическая адресация диска может не совпадать непосредственно с его физической геометрией. Эта ситуация возникла при появлении дисков большого объема из-за необходимости согласования форматов адресов, воспринимаемых контроллерами жестких дисков и функциями DOS (BIOS), обслуживающими обращения к жестким дискам.

Форма 4

Характеристика оперативной или кэш-памяти	Значение характеристики		
	Aida(Everest)	DrHardware	SANDRA
Объем кэша L1			
Скорость передачи кэша L1			
Объем кэша L2			
Скорость передачи кэша L2			
Объем ОП			
Тип ОП			
Скорость передачи ОП			

Так, функция дискового сервиса BIOS INT 13h использует для обращения к диску:

- 10-разрядный номер цилиндра (биты [7:6] регистра CL и восемь битов регистра CH),
- 8-разрядный номер головки (регистр DH),
- 6-разрядный номер сектора (биты [5:0] регистра CL).

Это позволяет адресовать диски объемом до 2^{24} -й степени секторов, или до 8 Гбайт.

Однако контроллер интерфейса ATA (IDE) для адресации диска позволяет использовать только 4-разрядный номер головки, хотя и имеет:

- 16-разрядный номер цилиндра (два однобайтовых регистра контроллера),
- 4-разрядный номер головки (половина регистра номера головки/номера диска)
- 6-разрядный номер сектора.

Это позволяет адресовать диски объемом до 2^{26} -й степени секторов, или до 31 Гбайт. Но результирующая емкость диска из этих совместных ограничений получается всего 2^{20} -й степени (1024 цилиндра, 16 головок, 63 сектора на дорожке) секторов, или до 504 Мбайт.

Для преодоления этих ограничений в BIOS приходится преобразовывать адреса обращений к диску по некоторым правилам, что отражается в опциях BIOS, устанавливаемых для диска в режиме адресации:

- NORMAL – обычная CHS-геометрия;
- LARGE – или ECHS (*ExtendedCHS*) – расширенная CHS-геометрия;
- LBA – логическая адресация блоков.

Способов преобразования адреса для режима ECHS может быть несколько, поэтому использование данного режима может привести к тому, что на других машинах ECHS диск не будет читаться или будет читаться неверно.

Более распространенным является режим LBA, при котором регистры контроллера используют линейную нумерацию секторов и позволяют задать 28-разрядный адрес сектора. Этот режим обеспечивает работу с дисками объемом до 128 Гбайт.

Следует учитывать, что еще одно ограничение на размер логических дисков может накладывать файловая система операционной системы. Так, FAT16 не позволяет работать с дисками более 2 Гбайт.

Геометрия диска также определяется BIOS и сообщается в момент загрузки вместе с маркой жесткого диска.

Кроме того, BIOS также сообщает и о режиме передачи данных, реализуемом контроллером диска (встроенным и на системной плате):

PIO или UDMA (для ATA IDE дисков) с указанием номера режима, определяющего скорость его передачи.

Во всех используемых в лабораторной работе диагностических программах предусмотрена возможность определения временных характеристик жесткого диска. (Кстати, ПЭВМ может иметь до двух физических жестких дисков, или даже больше при наличии RAID-контроллера.) Обычно это скорость вращения диска, время поиска информации и скорость передачи данных.

Эти программы также определяют и разбиение диска на логические диски, их размер и количество свободного места на них.

Разбиение диска на разделы и логические диски отражено в загрузочном (первом), или BOOT-секторе диска (еще одно название содержимого этого сектора – MBR: *Master Boot*

Record— главная загрузочная запись), где, начиная с байта 1BEh, размещаются четыре 16-байтных записи о разделах (*partitions*), на которые разбит диск, а также в первом секторе каждого раздела, где, начиная с байта 1BEh, размещаются четыре 16-байтных записи о логических дисках, на которые разбит раздел.

ЛАБОРАТОРНАЯ РАБОТА № 6

Исследование устройства и работы памяти CMOS

Цель: Анализ алгоритмов тестирования клавиатуры, CMOS-памяти и спикера и выявление особенностей процессов их диагностики.

Задача: Ознакомиться и выучить алгоритмы тестирования клавиатуры, CMOS-памяти и спикера с учетом выявленных особенностей процессов их диагностики.

Теоретические сведения

Когда в 1981 году фирма IBM начала выпуск персональных компьютеров, в них были предусмотрены методы повышения надежности, которые ранее никогда не применялись. Имеется в виду программа POST и контроль четности памяти. POST — последовательность коротких подпрограмм, предназначенных для проверки основных компонентов системы сразу после ее включения.

При каждом включении компьютера автоматически выполняется проверка его основных компонентов: центрального процессора, ПЗУ, вспомогательных элементов материнской платы, оперативной памяти и основных периферийных устройств. Эти тесты выполняются быстро и не очень тщательно по сравнению с тестами, выполняемыми диагностическими программами. При обнаружении неисправного компонента выдается предупреждение или сообщение об ошибке (неисправности).

Хотя выполняемая программой POST диагностика не совсем полная, она является первой "линией обороны", особенно если обнаруживаются серьезные неисправности в материнской плате. Если окажется, что неполадка достаточно серьезная, то дальнейшая загрузка системы будет приостановлена и появится сообщение об ошибке (неисправности), по которому, как правило, можно определить причину неисправности. Такие неисправности иногда называют фатальными ошибками (*fatal error*). Процедурой POST обычно предусматривается три способа индикации неисправности: звуковые сигналы, сообщения, выводимые на экран монитора; шестнадцатеричные коды ошибок, выдаваемые в порт ввода-вывода.

Звуковые коды ошибок, выдаваемые процедурой POST. При обнаружении процедурой POST неисправности компьютер издает характерные звуковые сигналы, по которым можно определить неисправный элемент (или их группу). Если компьютер исправен, то при его включении слышен один короткий звуковой сигнал, а при обнаружении неисправности выдается целая серия коротких или длинных звуковых сигналов, а иногда и их комбинация. Характер звуковых кодов зависит от версии BIOS и разработавшей ее фирмы.

Табл. 1 - Звуковые коды, используемые в IBM-совместимых компьютерах, и соответствующие им неисправности

Звуковой сигнал	Место возникновения неисправности
1 короткий	Процедура POST завершена, система в порядке
2 коротких	Есть неисправность: код ошибки выведен на экран
Нет сигнала	Блок питания, системная плата
Непрерывный сигнал	Блок питания, системная плата
Повторяющиеся короткие сигналы	Блок питания, системная плата
1 длинный, 1 короткий	Системная плата
1 длинный, 2 коротких	Адаптер дисплея (MDA, CGA)
1 длинный, 3 коротких	Расширенный графический адаптер (EGA)
3 длинных	Плата клавиатуры 3270

Табл. 2 - Коды звуковых сигналов AMI BIOS, посылаемые в процессе выполнения процедуры POST

<i>Звуковой сигнал</i>	<i>Фатальная ошибка</i>
1 короткий	Ошибка регенерации динамического ОЗУ
2 коротких	Ошибка схемы контроля четности
3 коротких	Неисправность в первых 64 Кбайт ОЗУ
4 коротких	Неисправность системного таймера
5 коротких	Ошибка процессора
6 коротких	Ошибка в схеме управления линией A20 в контроллере клавиатуры
7 коротких	Ошибка переключения в виртуальный режим
8 коротких	Ошибка чтения/записи видеопамати
9 коротких	Ошибка контрольной суммы ROM BIOS
10 коротких	Ошибка чтения/записи CMOS-памяти
11 коротких	Ошибка кэш-памяти
<i>Звуковой сигнал</i>	<i>Нефатальная ошибка</i>
1 длинный, 3 коротких	Ошибка в основной или расширенной памяти
1 длинный, 8 коротких	Не выполняется тест на ответный сигнал дисплея

Табл. 3 - Критические ошибки, сообщения о которых могут быть выведены во время загрузки при выполнении процедуры POST Phoenix BIOS

<i>Звуковой код</i>	<i>Код порта 80h</i>	<i>Описание</i>
Нет	01h	Выполняется тестирование регистров CPU
1-1-3	02h	Ошибка считывания или записи в CMOS-память
1-1-4	03h	Неправильная контрольная сумма системной BIOS
1-2-1	04h	Неисправность программируемого таймера интервалов
1-2-2	05h	Не удалась попытка инициализации прямого доступа к памяти

1-2-3	06h	Ошибка считывания или записи в регистры страниц прямого доступа к памяти
1-3-1	08h	Ошибка при проверке схемы регенерации памяти
Нет	09h	Выполняется тестирование первых 64 Кбайт памяти
1-3-3	0Ah	Неисправность микросхемы или линии данных в первых 64 Кбайт памяти (несколько битов)
1-3-4	0Bh	Логическая ошибка четности/нечетности в первых 64 Кбайт памяти
1-4-1	0Ch	Неисправность линии адреса в первых 64 Кбайт памяти
1-4-2	0Dh	Ошибка контроля четности в первых 64 Кбайт памяти
2-1-1	10h	Ошибка в бите 0 первых 64 Кбайт памяти
2-1-2	11h	Ошибка в бите 1 первых 64 Кбайт памяти
2-1-3	12h	Ошибка в бите 2 первых 64 Кбайт памяти
2-1-4	13h	Ошибка в бите 3 первых 64 Кбайт памяти
2-2-1	14h	Ошибка в бите 4 первых 64 Кбайт памяти
2-2-2	15h	Ошибка в бите 5 первых 64 Кбайт памяти
2-2-3	16h	Ошибка в бите 6 первых 64 Кбайт памяти
2-2-4	17h	Ошибка в бите 7 первых 64 Кбайт памяти
2-3-1	18h	Ошибка в бите 8 первых 64 Кбайт памяти
2-3-2	19h	Ошибка в бите 9 первых 64 Кбайт памяти
2-3-3	1Ah	Ошибка в бите 10 первых 64 Кбайт памяти
2-3-4	1Bh	Ошибка в бите 11 первых 64 Кбайт памяти
2-4-1	1Ch	Ошибка в бите 12 первых 64 Кбайт памяти
2-4-2	1Dh	Ошибка в бите 13 первых 64 Кбайт памяти
2-4-3	1Eh	Ошибка в бите 14 первых 64 Кбайт памяти
2-4-4	1Fh	Ошибка в бите 15 первых 64 Кбайт памяти
3-1-1	20h	Ошибка в ведомом регистре прямого доступа к памяти
3-1-2	21h	Ошибка в ведущем регистре прямого доступа к памяти
3-1-3	22h	Ошибка в ведущем регистре маски прерываний
3-1-4	23h	Ошибка в ведомом регистре маски прерываний
Нет	25h	Выполняется загрузка векторов прерываний
3-2-4	27h	Ошибка при выполнении теста контроллера клавиатуры
Нет	28h	Неисправность питания CMOS-памяти или выполняется подсчет контрольной суммы CMOS-памяти
Нет	29h	Выполняется проверка правильности конфигурации экрана
3-3-4	2Bh	Ошибка при инициализации экрана
3-4-1	2Ch	Ошибка при проверке возвратного сигнала дисплея
3-4-2	2Dh	Выполняется поиск ПЗУ видеоадаптера
Нет	2Eh	Вывод на экран обеспечивается ПЗУ видеоадаптера
Нет	30h	Видеосистема работоспособна
Нет	31h	Монохромный монитор работоспособен
Нет	32h	Цветной монитор (на 40 столбцов) работоспособен

Нет	33h	Цветной монитор (на 80 столбцов) работоспособен
4-2-1	34h	Выполняется проверка прерывания синхроимпульсов таймера или обнаружена неисправность
4-2-2	35h	Выполняется проверка отключения или обнаружена неисправность
4-2-3	36h	Неисправность схемы управления линией A20
4-2-4	37h	Непредусмотренное прерывание в защищенном режиме
4-3-1	38h	Выполняется проверка ОЗУ или обнаружена неисправность по адресу, превышающему FFFFh
4-3-3	3Ah	Проверяется канал 2 таймера или обнаружена неисправность
4-3-4	3Bh	Выполняется проверка часов текущего времени или обнаружена неисправность
4-4-1	3Ch	Проверяются последовательные порты или обнаружена неисправность
4-4-2	3Dh	Проверяются параллельные порты или обнаружена неисправность
4-4-3	3Eh	Проверяется сопроцессор или обнаружена неисправность
Low 1-1-2	41h	Ошибка выбора системной платы
Low 1-1-3	42h	Неисправность расширенной CMOS-памяти

"Low " означает, что звук более низкого тона предшествует всем остальным звукам.

Сообщения об ошибках, выдаваемые на экран процедурой POST. В компьютерах XT, AT, PS/2 и в большинстве IBM-совместимых моделей процедура POST отображает на экране ход тестирования оперативной памяти компьютера. Последнее выведенное на экран число является количеством памяти, успешно прошедшей проверку.

В общем случае последнее выведенное во время тестирования число должно совпадать с объемом всей установленной в компьютере памяти (как основной, так и расширенной). Однако в некоторых компьютерах может быть отображено несколько меньшее значение, например, в том случае, если не тестируется вся верхняя память UMA (Upper Memory Area) объемом 384 Кбайт или ее часть. Если по окончании тестирования число на экране не соответствует общему объему памяти, значит, в системной памяти обнаружена ошибка.

Информацию о служебных клавишах содержат два байта, которые находятся по адресу 0:0417 и 0:0418

Содержимое байта 0:0417

Бит Описание

- 0 Правый Shift нажат
- 1 Левый Shift нажат
- 2 Ctrl нажат
- 3 Alt нажат
- 4 ScrollLock нажат
- 5 NumLock нажат
- 6 CapsLock нажат
- 7 Insert нажат

Содержимое байта 0:0418

Бит Описание

- 0 Левый Ctrl нажат
- 1 Левый Alt нажат
- 2 SysReq нажат
- 3 Ctrl + NumLock – пауза
- 4 ScrollLock нажат
- 5 NumLock нажат
- 6 CapsLock нажат
- 7 Insert нажат

Структура CMOS-памяти

00h – 0Dh used by real-time clock

0Eh POST diagnostics status byte

0Fh shutdown status byte

10h diskette drive type

11h reserved

12h hard disk drive type

13h reserved

14h equipment byte

15h –16h base memory size

17h –18h extended memory above 1M

19h hard disk 1 type

1Ah hard disk 2 type

1Bh – 2Dh reserved

2Eh – 2Fh storage for checksum of CMO addresses 10h through 20h

30h – 31h extended memory above 1M

32h current century in BCD (eg, 19h)

33h miscellaneous info

34h – 3Fh reserved

Лабораторная работа № 7

Изучение работы с внешним накопителем

Цель работы: Исследовать алгоритмы обслуживания заявок на доступ к дисковому накопителю.

Содержание работы: Имеется накопитель на жестком диске, содержащий C цилиндров, H головок чтения/записи, S секторов на одной дорожке. Время подвода головок $t_{пг}$ зависит линейно от номера цилиндра N_c : $t_{пг} = a * N_c$. Также известны значения времени оборота диска t_o и времени считывания одного сектора t_l . Требуется написать программу, моделирующую управление считыванием m блоков информации с диска, и продемонстрировать ее работу на тестовом примере. Каждый из блоков состоит из n секторов, располагающихся на одной и той же дорожке, но необязательно друг за другом. Первоначально программа генерирует всю последовательность m запросов на блоки, при этом каждый запрос состоит из следующих случайным образом сформированных величин: N_c и n номеров секторов. Затем программа выбирает длину очереди обслуживания $k = 2, 4, 8, \dots, 512$ обслуживает поочередно всю последовательность и подсчитывает время доступа. Значения параметров: $C=2048$, $H=1$ (для упрощения задачи рассматривается только одна поверхность одной пластины накопителя), $S=63$; $a=0,01$ мс/цил, $t_o=6$ мс, $t_l=0,1$ мс; $m=1024$, $v=9$. Конечный результат: График зависимости среднего времени доступа (мс) от параметра k для стратегии, заданной в варианте.

Варианты заданий:

1. Стратегия FCFS (обслуживание первого в очереди), $n=1$.
2. Стратегия SSTF (обслуживание по наименьшему времени доступа), $n=1$.
3. Стратегия SCAN (обслуживание сканированием), $n=1$.
4. Стратегия C-SCAN (обслуживание циклическим сканированием), $n=1$.
5. Стратегия Nstep-SCAN (обслуживание N-шаговым сканированием), $n=1$.
6. Стратегия FCFS (обслуживание первого в очереди), $n=32$.
7. Стратегия SSTF (обслуживание по наименьшему времени доступа), $n=32$.
8. Стратегия SCAN (обслуживание сканированием), $n=32$.
9. Стратегия C-SCAN (обслуживание циклическим сканированием), $n=32$.
10. Стратегия Nstep-SCAN (обслуживание N-шаговым сканированием), $n=32$.

Лабораторная работа № 8,9.

Изучение ЦП ПК, его характеристик и условий функционирования.

Цель работы

1. Изучить основные характеристики центрального процессора.
2. Ознакомиться и произвести измерение быстродействия процессора с помощью тестовых программ.

Задание

1. Ознакомиться и получить навыки работы по установке и модернизации центрального процессора.
2. Ознакомиться и получить навыки измерения быстродействия процессора с помощью тестовых программ

Теоретическая часть

1. Микросхема, реализующая функции центрального процессора персонального компьютера, называется микропроцессором. Обязательными компонентами микропроцессора является арифметико – логическое устройство и блок управления.

Арифметико – логическое устройство отвечает за выполнение арифметических и логических операций, а устройство управления координирует работу всех компонентов и выполнение процессов, происходящих в компьютере.

Процессор компьютера предназначен для обработки информации. Каждый процессор имеет определенный набор базовых операций (команд), например, одной из таких операций является операция сложения двоичных чисел.

Технически процессор реализуется на большой интегральной схеме, структура которой постоянно усложняется, и количество функциональных элементов (типа диод или транзистор) на ней постоянно возрастает (от 30 тысяч в процессоре 8086 до 5 миллионов в процессоре Pentium II).

Под тактом мы понимаем промежуток времени, в течение которого может быть выполнена элементарная операция. Тактовую частоту можно измерить и определить ее значение. Единица измерения частоты - МГц – миллион тактов в секунду.

Другой характеристикой процессора, влияющей на его производительность, является разрядность. В общем случае производительность процессора тем выше, чем больше его разрядность. В настоящее время используются 18,16, 32- и 64-разрядные процессоры,

причем практически все современные программы рассчитаны на 32- и 64-разрядные процессоры.

Часто уточняют разрядность процессора и пишут, например, 16/20, что означает, что процессор имеет 16-разрядную шину данных и 20-разрядную шину адреса. Разрядность адресной шины определяет адресное пространство процессора, т.е. максимальный объем оперативной памяти, который может быть установлен в компьютере.

В первом отечественном персональном компьютере «Агат» (1985 г.) был установлен процессор, имевший разрядность 8/16, соответственно его адресное пространство составляло 64 Кб. Современный процессор Pentium II имеет разрядность 64/32, т.е. его адресное пространство составляет 4 Гб.

Производительность процессора является интегральной характеристикой, которая зависит от частоты процессора, его разрядности, а так же особенностей архитектуры (наличие кэш-памяти и др.). Производительность процессора нельзя вычислить, она определяется в процессе тестирования, т.е. определения скорости выполнения процессором определенных операций в какой-либо программной среде.

2. Программа CPU-Z бесплатная, размер 1,44 Мб, скачать ее в сжатом виде (593 Кб) можно на сайте разработчика. Автор программы - Franck Delattre. Программа регулярно обновляется, и рассматриваемая версия 1.49 появилась в декабре 2008 года.

После распаковки и запуска CPU-Z открывается окно с шестью вкладками по основным параметрам центрального процессора и памяти компьютера (рис.1):

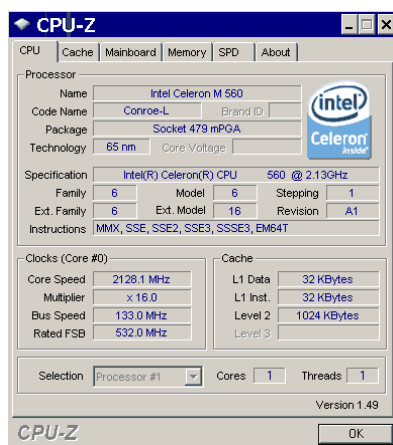


Рис.1. Окно параметров процессора программы CPU-Z

при сворачивании в лоток программа выводит в нем текущее значение частоты процессора;

на закладке SPD, кроме данных об установленных модулях ОЗУ, можно узнать о занятых слотах (рис.2). Таким образом, вы можете, не вскрывая компьютер, определить возможность наращивания памяти, что особенно удобно для ноутбуков.

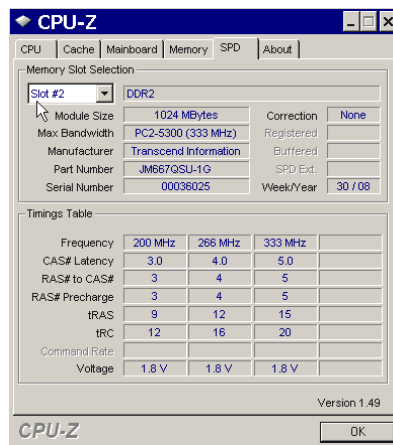


Рис.2. Окно основных параметров модулей памяти

Практическая часть

Протокол работы №1

№ п/п

ФИО студента

Тип процессора

Частота (МГц)

Разрядность шины данных

Разрядность шины адреса

Адресное пространство

1

2

3

4

Лабораторная работа № 10,11

Тема «Архитектура системной платы.

Внутренние интерфейсы системной платы»

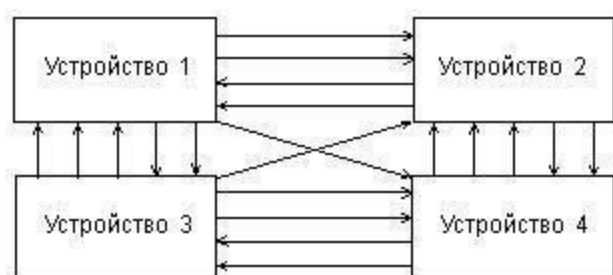
Цель: Рассмотреть организацию ЭВМ на основе шинной архитектуры. Изучить компоненты материнской платы. Изучить основные узлы и устройства ПК. Выяснить их назначение и взаимосвязь.

Оборудование: макет материнской платы.

Краткие теоретические сведения

Структура связей компонентов в микропроцессорных системах

Чаще всего в микропроцессорных системах применяется так называемая шинная структура связей между отдельными устройствами, входящими в систему. Суть шинной структуры связей сводится к следующему.



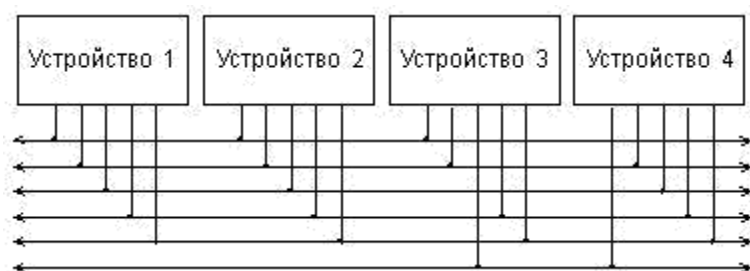
Классическая структура связей.

При классической структуре связей все сигналы и коды между устройствами передаются по отдельным линиям связи. При этом в системе получается очень много линий связи и разных протоколов обмена информацией.

Если рассматривать шинную структуру связей, то в ней все сигналы между устройствами передаются по одним и тем же линиям связи, но в разное время (так называемая мультиплексированная передача). Причем передача по всем линиям связи может осуществляться в обоих направлениях (двухнаправленная передача). В результате количество линий связи существенно сокращается, а правила обмена (протоколы) упрощаются. Группа линий связи, по которым передаются сигналы или коды как раз и называется ши-ной (англ. bus).

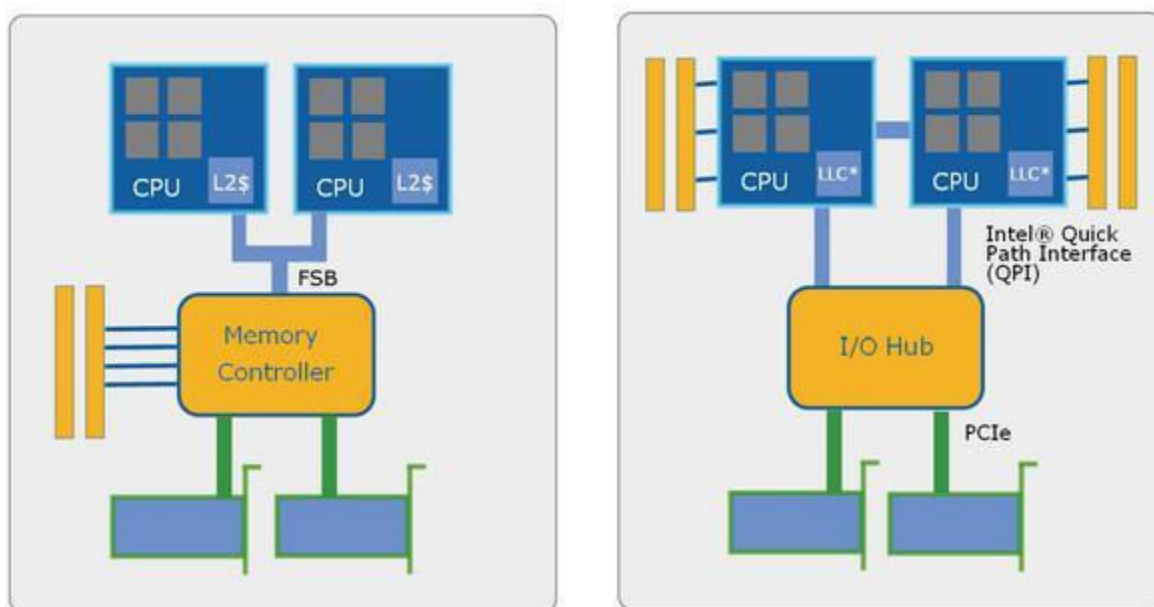
Понятно, что при шинной структуре связей легко осуществляется пересылка всех информационных потоков в нужном направлении, например, их можно пропустить через один процессор, что очень важно для микропроцессорной системы. Однако при шинной структуре связей вся информация передается по линиям связи последовательно во

времени, по очереди, что снижает быстродействие системы по сравнению с классической структурой связей.



Шинная структура связей.

Однако на данный момент основные производители делают новые шаги и переходят на более современные структуры связей. Основной прорыв совершила корпорация In-tel, представив общественности Quick Path Interface (QPI).

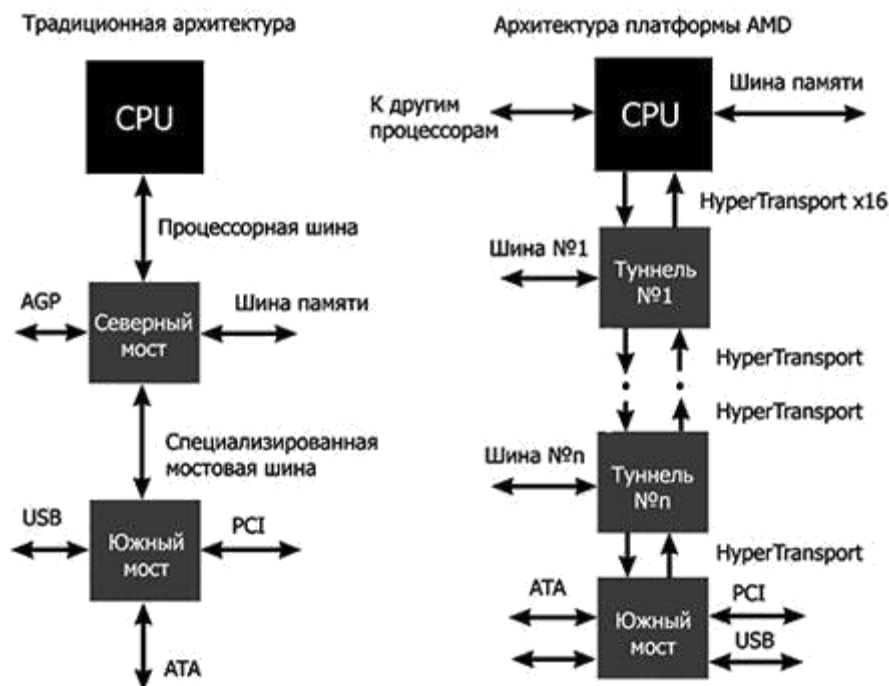


Quick Path Interface

Данная схема, как мы видим из рисунка была разработана с учётом как постоянного увеличения количества ядер ЦП, так и увеличения количества самих ЦП. Как видно из рисунка такая система предполагает непосредственное обращение процессора к оперативной памяти, что подразумевает наличие контроллеров памяти на самих процессорах. А это уже является модифицированной классической структурой связей. Но, как говорится, всё новое — это хорошо забытое старое, и, как результат, скорость работы данных систем в разы превышает скорость работы систем на основе шинной структуры.

Компания AMD также не стоит на месте и предлагает технология HyperTransport, которая представляет собой высокопроизводительный интерфейс типа —точка-точка предназначенный для связи интегральных микросхем. Другим ключевым нововведением стандарта HyperTransport стала появившаяся совместимость с интерфейсом PCI-Express,

в добавок к уже существующей поддержке PCI и PCI-X. Стоит отметить, что HyperTransport 3.0 способна обеспечить пропускную способность до 20,8 Гб/с в каждом из направлений, что является крайне высоким показателем.



Hyper Transport

Сейчас многие производители увлечены данными концепциями и без сомнения за ними будет будущее, однако на рынках ещё достаточно материнских плат на шинной структуре и в подавляющем большинстве в тех компьютерах, которыми мы пользуемся. А потому в дальнейшем в лабораторной работе мы будем говорить о шинно-ориентированных материнских платах.

Материнская плата ПК

Материнская плата (англ. motherboard, MB, также используется название англ. mainboard — главная плата; сленг. мама, мать, материнка) — это сложная многослойная печатная плата, на которой устанавливаются основные компоненты персонального компьютера (центральный процессор, контроллер ОЗУ и собственно ОЗУ, загрузочное ПЗУ, контроллеры базовых интерфейсов ввода-вывода). Как правило, материнская плата содержит разъёмы (слоты) для подключения дополнительных контроллеров, для подключения которых обычно используются шины USB, PCI и PCI-Express. В системную магистраль (системную шину) микропроцессорной системы входит три основные информационные шины: адреса, данных и управления.

Основные компоненты материнской платы:

1. Центральный процессор.

2. **Набор системной логики** (англ. chipset) — набор микросхем, обеспечивающих подключение ЦПУ к ОЗУ и контроллерам периферийных устройств. Как правило, современные наборы системной логики строятся на базе двух интегральных микросхемах (ИМ): «северного» и «южного мостов»:

- *Северный мост* (англ. Northbridge), MCH (Memory controller hub), системный контроллер — обеспечивает подключение ЦПУ к узлам, использующим высокопроизводительные шины: ОЗУ, графический контроллер. В качестве шины для подключения графического контроллера на современных материнских платах используется PCI Express. Ранее использовались общие шины (ISA, VLB, PCI) и шина AGP.

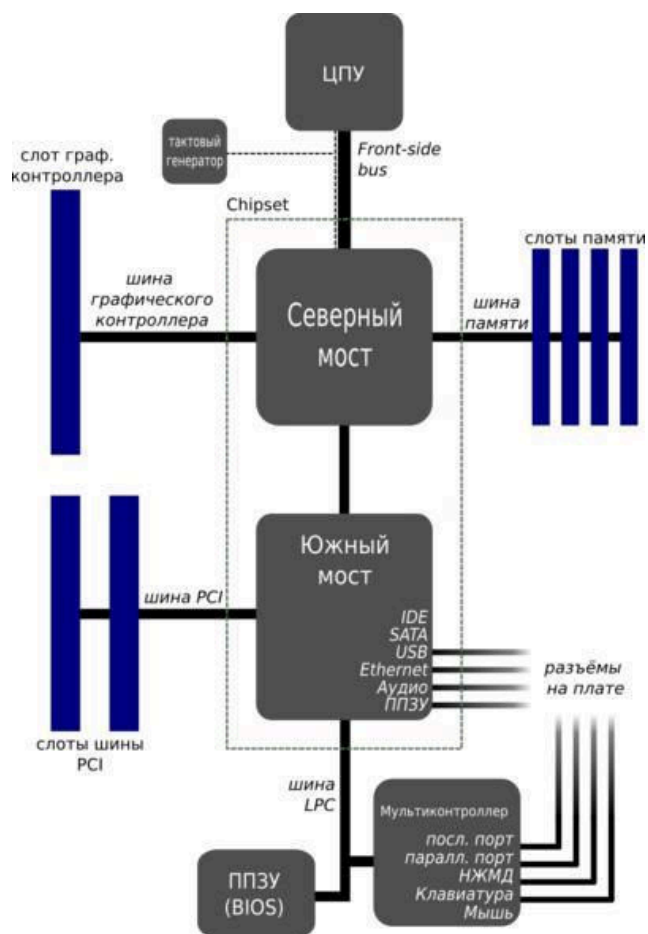
- *Южный мост* (англ. Southbridge), ICH (I/O controller hub), периферийный контроллер — содержит контроллеры периферийных устройств (жёсткого диска, Ethernet, аудио), контроллеры шин для подключения периферийных устройств (шины PCI, PCI-Express и USB), а также контроллеры шин, к которым подключаются устройства, не требующие высокой пропускной способности (LPC — используется для подключения загрузочного ПЗУ; также шина LPC используется для подключения мультиконтроллера (англ. Super I/O) — микросхемы, обеспечивающей поддержку «устаревших» низкопроизводительных интерфейсов передачи данных: последовательного и параллельного интерфейсов, контроллера клавиатуры и мыши).

3. ОЗУ.

4. **Загрузочное ПЗУ** — хранит ПО, которое выполняется сразу после включения питания. Как правило, загрузочное ПЗУ содержит BIOS, однако может содержать и ПО, работающие в рамках EFI.

Как правило, северный и южный мосты реализуются в виде отдельных интегральных микросхем, однако существуют и однокиповые решения. Именно набор системной логики определяет все ключевые особенности материнской платы и то, какие устройства могут подключаться к ней.

В виде схемы всё выглядит следующим образом:



Компоненты материнской платы

В системную магистраль (системную шину) микропроцессорной системы входит три основные информационные шины: адреса, данных и управления.

Шина данных

Это основная шина, ради которой и создается вся система. Количество ее разрядов (линий связи) определяет скорость и эффективность информационного обмена, а также максимально возможное количество команд. Шина данных всегда двунаправленная, так как предполагает передачу информации в обоих направлениях. Наиболее часто встречающийся тип выходного каскада для линий этой шины — выход с тремя состояниями.

Обычно шина данных имеет 8, 16, 32 или 64 разряда. Понятно, что за один цикл обмена по 64-разрядной шине может передаваться 8 байт информации, а по 8-разрядной

— только один байт. Разрядность шины данных определяет и разрядность всей магистрали. Например, когда говорят о 32-разрядной системной магистрали, подразумевается, что она имеет 32-разрядную шину данных.

Шина адреса

Вторая по важности шина, которая определяет максимально возможную сложность микропроцессорной системы, то есть допустимый объем памяти и, следовательно, максимально возможный размер программы и максимально возможный объем запоминаемых данных. Количество адресов, обеспечиваемых шиной адреса, определяется как 2^N , где N — количество разрядов. Например, 16-разрядная шина адреса обеспечивает 65536 адресов. Разрядность шины адреса обычно кратна 4 и может достигать 32 и даже 64. Шина адреса может быть однонаправленной (когда магистралью всегда управляет только процессор) или двунаправленной (когда процессор может временно передавать управление магистралью другому устройству, например контроллеру ПДП).

Как в шине данных, так и в шине адреса может использоваться положительная логика или отрицательная логика. При положительной логике высокий уровень напряжения соответствует логической единице на соответствующей линии связи, низкий — логическому нулю. При отрицательной логике — наоборот.

Шина управления

Это вспомогательная шина, управляющие сигналы на которой определяют тип текущего цикла и фиксируют моменты времени, соответствующие разным частям или стадиям цикла. Кроме того, управляющие сигналы обеспечивают согласование работы процессора (или другого хозяина магистрали, задатчика, master) с работой памяти или устройства ввода/вывода (устройства-исполнителя, slave). Управляющие сигналы также обслуживают запрос и предоставление прерываний, запрос и предоставление прямого доступа.

Сигналы шины управления могут передаваться как в положительной логике (реже), так и в отрицательной логике (чаще). Линии шины управления могут быть как однонаправленными, так и двунаправленными. Типы выходных каскадов могут быть самыми разными: с двумя состояниями (для однонаправленных линий), с тремя

состояниями (для двунаправленных линий), с открытым коллектором (для двунаправленных и мультиплексированных линий).

Для снижения общего количества линий связи магистрали часто применяется мультиплексирование шин адреса и данных. То есть одни и те же линии связи используются в разные моменты времени для передачи как адреса, так и данных (в начале цикла — адрес, в конце цикла — данные). Для фиксации этих моментов (стробирования) служат специальные сигналы на шине управления. Понятно, что мультиплексированная шина адреса/данных обеспечивает меньшую скорость обмена, требует более длительного цикла обмена (Рис. 3.4.). По типу шины адреса и шины данных все магистрали также делятся на мультиплексированные и немультимплексированные.



Мультиплексирование шин адреса и данных

Порты и контроллеры.

Рассматривая IBM-совместимую компьютерную архитектуру можно разделить все устройства на системные (процессор, оперативная память и т.д.) и внешние, которые подразделяются на запоминающие (жесткий диск, CR-ROM и т.д.) и устройства ввода/вывода (клавиатура, принтер и т.д.). Каждое из устройств должно подсоединяться к системной шине. Существуют следующие основные способы подключения устройств к системной шине:

Разъем

Используется для системных устройств. Обычно встроен в материнскую плату. Устройство подключенное к разъему с точки зрения архитектуры является жизненно необходимым для работы ПК. Системная шина также имеет разъемы на материнской плате для подключения контроллеров. Наиболее распространенными являются PCI, AGP и PCI-Express. Используя разъем, устройство подключается непосредственно к системной шине

Порт

Представляет собой аналог разъема с тем отличием, что порт предназначен для подключения внешних устройств не соединяющихся напрямую с материнской платой. Работу устройств подключенных посредством порта обычно контролирует операционная система. Различают:

- параллельные порты, в которых данные передаются параллельными блоками. Последовательные порты: COM.
- последовательные порты, в которых данные передаются последовательно друг за другом. Параллельные порты: LPT.
- последовательно-параллельные порты, в которых данные передаются последовательно, но параллельными блоками. Последовательно-параллельные порты: USB.

Синонимом порта является интерфейс.

Контроллер

Обеспечивает сопряжение внешнего устройства и системной платы. Контроллеры бывают либо интегрированными (встроенными) в материнскую плату(контроллер клавиатуры, жесткого диска и т.д.), либо выполняются в виде отдельной платы, вставляющейся в разъем на МП, в этом случае контроллер называют адаптером (видеоадаптер, сетевой адаптер и т.д.).

Общая организация узлов и устройств ЭВМ:



Интерфейсы

Стандартный интерфейс — совокупность унифицированных технических программных и конструктивных средств, необходимых для реализации взаимодействия различных функциональных элементов в автоматических системах обработки информации (СОИ) при условиях, предписанных стандартом и направленных на обеспечение информационной, электрической и конструктивной совместимости указанных элементов.

В интерфейсе стандартизируются:

- ✓ Назначение и количество линий интерфейса.
- ✓ Параметры электрических сигналов.
- ✓ Протоколы обмена информацией.
- ✓ Конструктивные параметры.

В зависимости от использования можно выделить 3 типа интерфейса:

- ✓ машинно-ориентированные - интерфейсы, которые решают задачу подключения конкретного периферийного устройства (УВВ) к ЭВМ конкретного типа,
- ✓ системный - сопряжение устройств (модулей), имеющих системное назначение и исполнение, т.е. основное назначение которых создание системы. Системный интерфейс не решает конкретную задачу ввода/вывода, а, прежде всего, стандартизует устройства для решения этой задачи,
- ✓ приборный - предназначен для соединения различных приборов, в том числе работающих автономно от ЭВМ.

Виды интерфейсов в зависимости от типа соединяемых устройств

- ✓ внутренний интерфейс ЭВМ (например, интерфейс системной шины, НМД), предназначенный для сопряжения элементов внутри системного блока ПЭВМ;
- ✓ интерфейс ввода-вывода — для сопряжения различных устройств с системным блоком (клавиатурой, принтером, сканером, мышью, дисплеем и др.);
- ✓ интерфейсы межмашинного обмена (для обмена между разными машинами)
 - для сопряжения различных ЭВМ (например, при образовании вычислительных сетей);
- ✓ интерфейсы «человек — машина» — для обмена информацией между человеком и ЭВМ.

Шина PCI (Peripheral Component Interconnect)

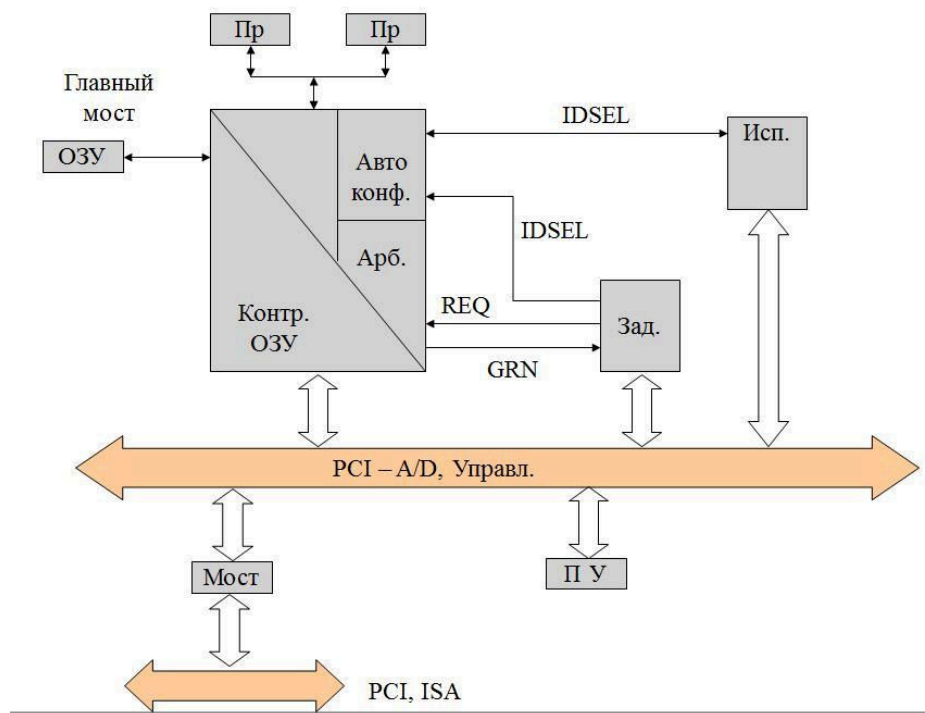
Базовая версия PCI:

- Тактовая частота шины 33 МГц, используется синхронная передача данных;
- Пиковая пропускная способность 133 МБ в секунду;
- Параллельная шина данных шириной 32-бита;
- Адресное пространство 32-бита (4 ГБ);
- Сигнальный уровень 3.3 или 5 вольт.

Архитектура шины PCI (Peripheral Component Interconnect)

- многопроцессорная;
- двухшинная архитектура;
- 32, 64 – разрядная адресация данных;
- синхронная шина;
- производительность 133 Мбайт/сек – 4,3 Гбайт/сек , частота 33 МГц – 133 МГц, эффективная частота до 533 МГц, использование технологий DDR и QDR;
- пакетная передача данных, транзакции;
- арбитрация;
- таймер-задержка;
- два метода адресации;
- три адресных пространства: ОЗУ, регистры ввода/вывода, автоконфигурация;
- поддержка автоконфигурации;

➤ контроль четности.



Шина PCI Express - Последовательная системная шина общего назначения; Дата рождения — 22 июля 2002 года — опубликована базовая спецификация протокола и сигнального уровня, а также базовая спецификация на форм-фактор и энергопотребление карт и разъемы;

Фактически — совокупность независимых самостоятельных последовательных каналов передачи данных;

Сигнальный уровень 0.8 вольт. Каждый канал состоит из двух дифференциальных сигнальных пар (необходимо только 4 контакта)

Характеристики PCI-EXPRESS

Используется избыточное защищенное от помех кодирование — каждый байт при передаче представляется десятью битами;

Пропускная способность 2.5 Гигабита (250 МБ) в секунду для одного канала в каждом направлении одновременно (полный дуплекс), однако, следует учесть, что эффективная скорость передачи данных за вычетом избыточного кодирования составляет 2 Гигабита (200 МБ) ровно;

Стандартизированы 1, 2, 4, 8, 16 и 32 канальные варианты (до 6.4 эффективных Гигабайт в секунду соответственно, при передаче в одну сторону и вдвое больше при передаче в обоих направлениях). При передаче данных они передаются параллельно (но не синхронно) по всем доступным каналам:

Принцип работы PCI-EXPRESS

- Вся контрольная информация передается по тем же линиям что и данные, используется стек протоколов, из нескольких уровней, включая маршрутизацию данных;
- Стандарт предусматривает и альтернативные носители сигнала, такие как оптические волноводы;
- Возможность динамического подключения и конфигурации устройств;
- Возможность распознавания и использования альтернативных (улучшенных) протоколов обмена.

Контрольные вопросы:

Какие шины входят в состав системной магистрали?

Что такое «порт»? Каковы наиболее распространенные типы портов?

Какие компоненты содержит материнская плата? В чем их назначение?

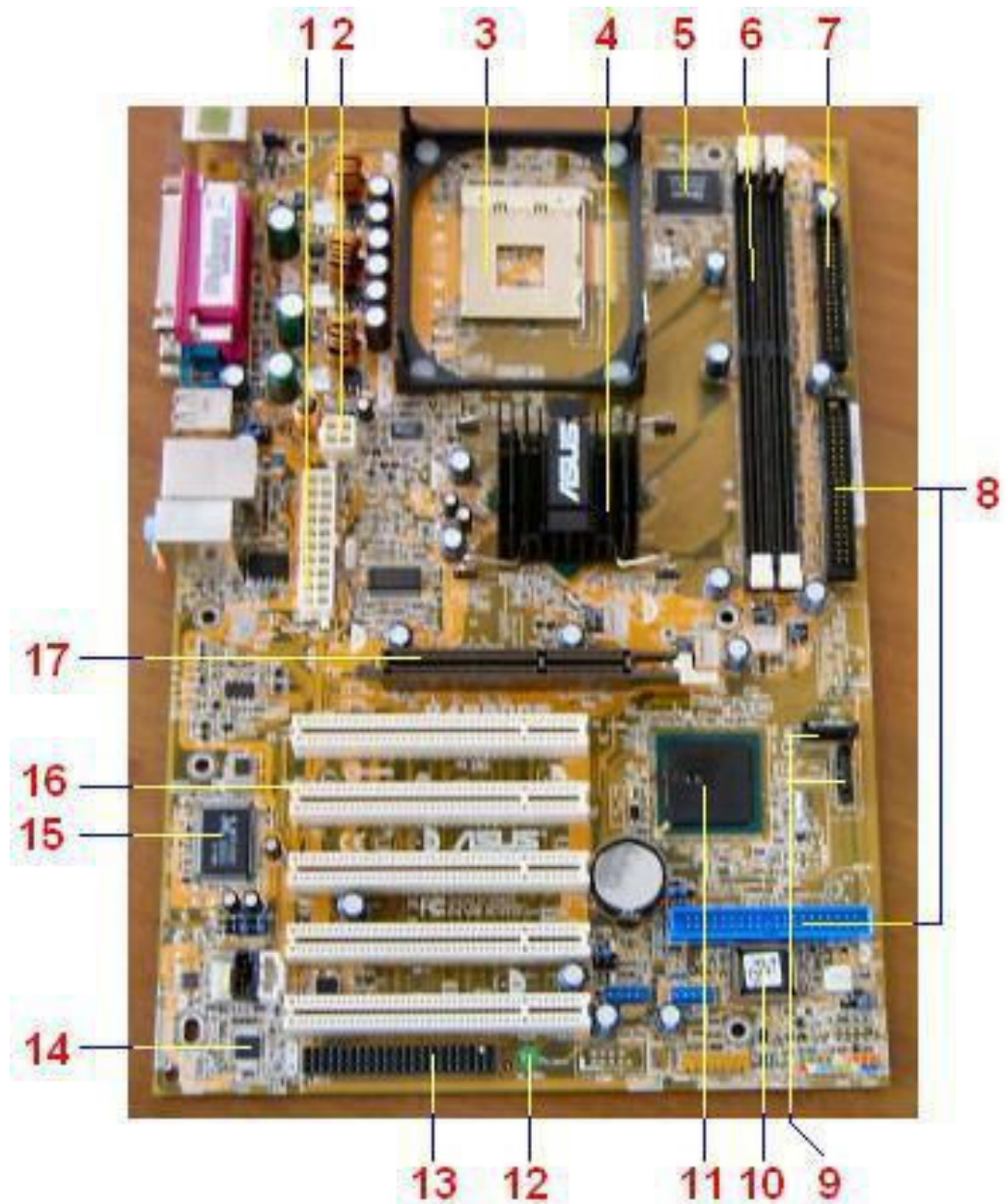
Лабораторная работа

Тема: Исследование и установка параметров системных ресурсов контроллеров внешних устройств

Порядок выполнения работы

1. Опишите подробно интерфейсы слотов расширения имеющиеся на вашем макете видео-карты
 2. Изучите пример и выполните описание представленного макета материнской платы в соответствии с примером. При описании укажите характеристик каждого элемента пользуясь средствами сети Интернет
- Пример:** Внимательно рассмотреть представленную материнскую плату на рисунке ниже. На ее примере выделить основные компоненты, а также их назначение материнской платы, предоставленной преподавателем.

Пример материнской платы.



Нумерация компонентов:

- 1. ATX power connector.** 20- контактный коннектор для подключения питания материнской платы.
- 2. ATX 12V connector.** 4- контактный коннектор для подключения кулера процессора, питания 12 V.
- 3. CPU socket.** 478-контактный разъем для подключения процессора.
- 4. North bridge controller.** Контроллер северного моста с установленной пассивной системой охлаждения. Управляет взаимосвязью четырех устройств: процессора, оперативной памяти, порта AGP и шины PCI. Поэтому его также называют четырехпортовым контроллером
- 5. Super I/O controller.** Контроллер системы ввода-вывода.
- 6. DDR DIMM sockets.** 184-контактный DIMM разъем для подключения модулей оперативной памяти.
- 7. Floppy disk connector.** Интерфейсный разъем для подключения floppy-дисковода. Этот разъем предназначен для подключения ленточного кабеля для флоппи-дисковода. Одна сторона разъема имеет прорези для того, чтобы предотвратить неправильное включение Кабель дискеты.
- 8. IDE connectors.** Интерфейсный разъем для подключения HDD и приводов оптических дисков. Первичный (синий) и вторичные (черные разъемы} щелевые для предотвращения неправильной установки в IDE ленточного кабеля.
- 9. SATA connectors.** Интерфейсный разъем для подключения SATA HDD. Эти разъемы поддерживают Serial ATA жестких дисков, скорость передачи данных до 150MB /. Для подключения используются 4 тонких проводника SATA кабелей.
- 10. Flash ROM.** Чипсет BIOS program. Эта прошивка содержит 4Mb программу BIOS
- 11. South bridge controller.** Контроллер южного моста называют также функциональным контроллером. Он выполняет функции контроллера жестких и гибких дисков, функции моста ISA – PCI, контроллера клавиатуры, мыши, шины USB.
- 12. Standby power LED.** Этот индикатор загорается, в режиме ожидания на материнской плате когда подано напряжение. Этот светодиодный действует как напоминание, чтобы выключить питание системы перед подключением или отключением устройств.
- 13. WI-R slot.** Этот слот поддерживает ASUS WiFi-b и поддерживание стандарт 802.11g беспроводных карт расширения. Функция ASUS WiFi-b соответствует стандарту 802.11b, а также обеспечивает Software AP (точка доступа) дружелюбный интерфейс.

14. Audio CODEC. Контроллер ADIAD1888 is an AC'97 CODEC, используемый для обеспечения возможности обработки и воспроизведения аудио-информации

15. LAN controller. Сетевой контроллер Realtek RTL8100C 10/100 LAN поддерживает 10BASE-T / 100BASE-TX сетей.

16. PCI slots. 32-бит слот расширения PCI 2.3 используемый для подключения дополнительного оборудования с максимальной пропускной 133MB/S.

17. AGP 8X slot. Это ускоренный графический порт (AGP) слот поддерживает 1.5V AGP 8X / 4X графический режим карты для 3D графических приложений

Лабораторная работа № 12.

Исследование параллельной линии передачи данных

1. Введение

На практике часто возникает необходимость передачи сигналов различных устройств через одну линию с последующей селекцией сигналов и разделением их. Для этого используются устройства, называемые мультиплексор и демультиплексор. Вариант передачи данных через одну линию называется последовательной передачей. В случае, когда необходимо знать, какое из устройств передает сигналы в линию к линии передачи данных, добавлены адресные линии. Количество коммутируемых устройств определяется количеством вариантов двоичных сигналов при данной разрядности адресной линии.

2. Цели и задачи работы

Цель работы: изучение структуры и работы устройств обработки и передачи информации.

Задачи работы:

1. Исследование мультиплексора;
2. Исследование линии последовательной передачи данных;

Выполнение работы:

Результаты занести в таблицы результатов экспериментов.

3. Задание.

3.1. Исследование мультиплексора.

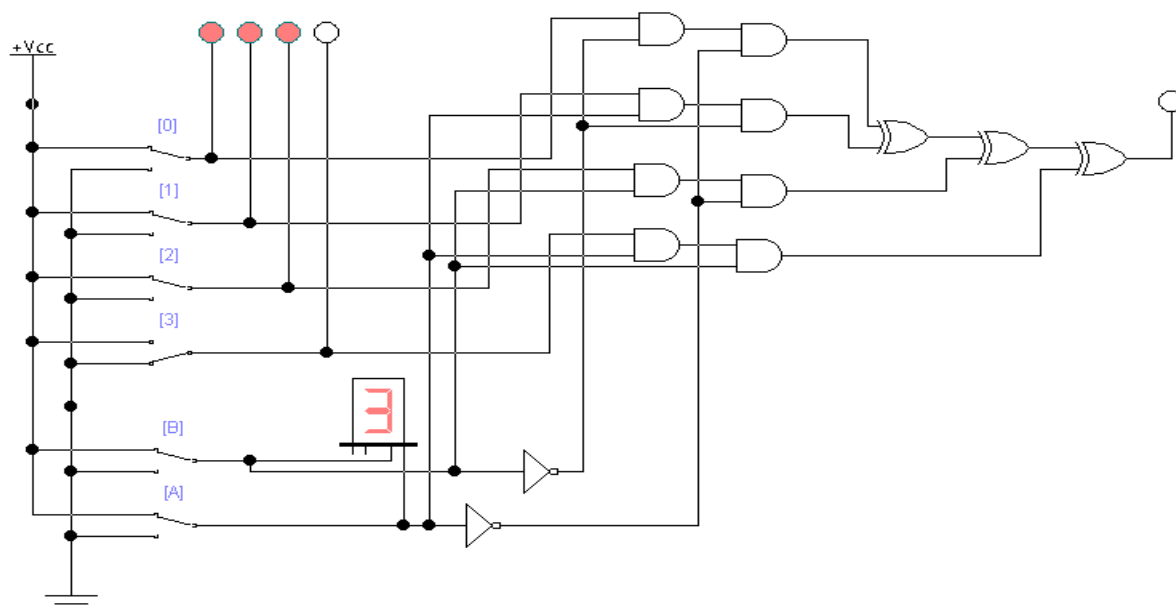


Рис. 1. Мультиплексор

- а. Соберите схему, приведенную на рис.1. Включите схему.
- б. Установите мультиплексор в исходное состояние.
- в. Установите последовательно адреса устройств от 0 от 3.
- г. Проверьте появление сигнала выхода только от сигнала входа, соответствующего выбранному адресу.

Таблица 1. Таблица состояний

___Адрес	0	1	2	3
Канал___				
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1

2. Линия последовательной передачи данных.

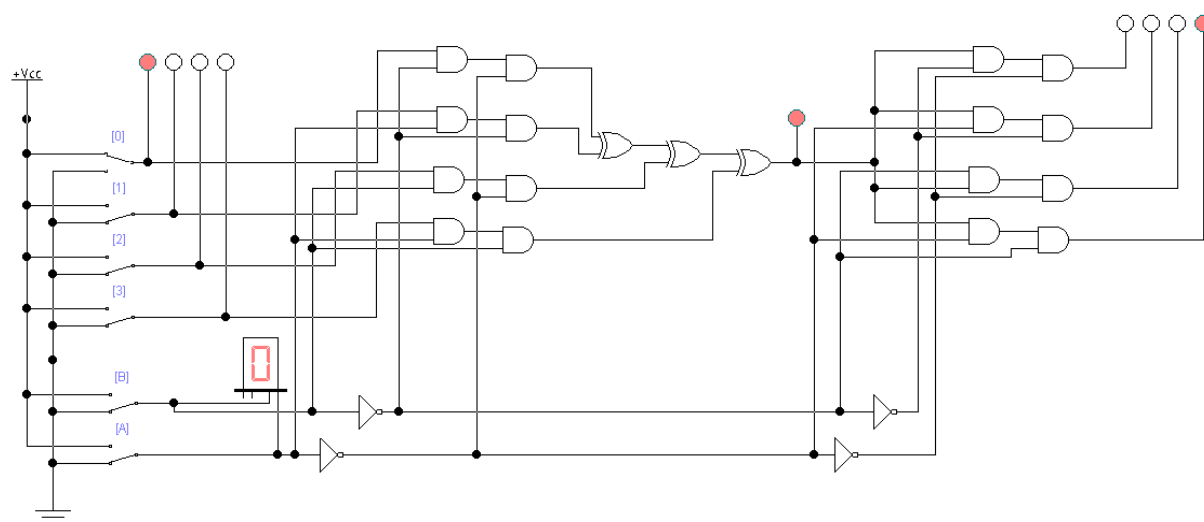


Рис. 2. Линия последовательной передачи данных с параллельной адресной линией

а. По схеме (рис.2) проверьте появление сигнала на канале только от сигнала входа, соответствующего выбранному адресу.

Таблица 2. Таблица состояний

_____канал	0	1	2	3
канал _____				
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1

Выводы

В ходе лабораторной работы мы исследовали принцип действия последовательной передачи данных как вариант передачи данных через одну линию, используемый в скважинных геофизических системах. Для этого мы исследовали схему мультиплексора, который позволяет получать на выходе сигнал от входа, соответствующего выбранному адресу. В свою очередь, исследованная нами схема демультиплексора позволяет установить, какое из устройств передает сигналы в линию, с помощью параллельной адресной линии.

Лабораторная работа 13

Тема: Исследование последовательной передачи данных

1 Последовательные интерфейсы

Последовательный интерфейс для передачи данных в одну сторону использует одну сигнальную линию, по которой информационные биты передаются друг за другом последовательно. Такой способ передачи определяет название интерфейса и порта, его реализующего (Serial Interface и Serial Port). Последовательная передача данных может осуществляться в синхронном и асинхронном режимах.

При асинхронной передаче каждому байту предшествует старт-бит, сигнализирующий приемнику о начале очередной посылки, за которой следуют биты данных или бит паритета (контроля четности). Завершает посылку стоп-бит. Старт-бит (имеющий значение лог. «0») следующего посланного байта может посылатся в любой момент после окончания стоп-бита. Старт-бит обеспечивает механизм синхронизации приемника по сигналу от передатчика. Внутренний генератор синхронизации приемника использует счетчик-делитель опорной частоты, обнуляемый в момент приема начала старт-бита. Этот счетчик генерирует внутренние стробы, по которым приемник фиксирует последующие принимаемые биты.

Формат асинхронной посылки позволяют выявить возможные ошибки передачи.

Для асинхронного режима принят ряд стандартных скоростей обмена: 50,75,110,150,300,600,1200,2400,4800, 19200,38400,57600,115200 бит/сек. Количество бит данных может составлять 5,6,7,8 бит. Количество стоп битов может быть 1,1.5,2 бита. Асинхронный в PC реализуется с помощью COM-порта с использованием протокола RS-232C.

Синхронный режим передачи предполагает постоянную активность канала связи. Посылка начинается с синхробайта, за которым плотно следует поток информационных бит. Если у передатчика нет данных для передачи, он заполняет паузу непрерывной посылкой байтов синхронизации. При передаче больших массивов данных накладные расходы на синхронизацию в данном режиме необходима будет ниже, чем в асинхронном. Однако в синхронном режиме необходима внешняя синхронизация приемника с передатчиком, поскольку даже малое отклонение частот приведет к быстро накапливающейся ошибке и искажению принимаемых данных. Внешняя синхронизация возможна либо с помощью отдельной линии передачи для передачи сигнала синхронизации, либо с использованием самосинхронизирующего кодирования данных, при котором на приемной стороне из принятого сигнала могут быть и импульсы синхронизации. В любом случае синхронный режим требует либо дорогих линий связи, либо дорогого оконечного оборудования. Для PC существуют специальные платы — адаптеры SDLС, поддерживающие синхронный режим обмена. Они используются в основном для связи с большими машинами IBM и в настоящее время мало распространены. Из синхронных адаптеров в настоящее время чаще всего применяются адаптеры интерфейса V.35.

Последовательный интерфейс на физическом уровне может иметь различные реализации, различающиеся способом передачи электрических сигналов. Существует ряд родственных международных стандартов: RS-232C,RS-432A,RS-422A,RS485.

Несимметричные линии интерфейсов RS-232C, RS-432A имеют самую низкую защищенность от синфазной помехи. Лучшие параметры имеет двухточечный интерфейс

RS-422A и его магистральный (шинный) родственник RS-485, работающие на симметричных линиях связи. В них для каждого сигнала используются дифференциальные сигналы с отдельной (витий) парой проводов.

Наибольшее распространение в РС получил простейший из этих — стандарт RS-232C. В промышленной автоматике широко применяется RS — 422A, а также RS-485, встречающийся и в некоторых принтерах. Существуют относительно несложные преобразователи сигналов для согласования всех этих интерфейсов.

2 Интерфейс RS-232C

Интерфейс RS-232C предназначен для подключения аппаратуры, передающей или принимающей данные (АПД-аппаратура передачи данных), к оконечной аппаратуре каналов данных (АКД). В роли АПД может выступать компьютер, принтер, плоттер и другие ПУ. Этой аппаратуре соответствует аббревиатура DTE-Data Terminal Equipment. В роли АКД обычно выступает модем — DCE (Data Communication Equipment). Конечной целью подключения является соединение двух устройств DTE, полная схема соединения приведена на рис.2. Интерфейс позволяет исключать канал удаленной связи вместе с парой устройств DTE, соединив устройства непосредственно с помощью нуль-модемного кабеля (рис.3).

Стандарт описывает управляющие сигналы интерфейса, пересылку данных, электрический интерфейс и типы разъемов. Стандарт описывает синхронный и асинхронный режимы обмена, но COM-порты поддерживают только асинхронный режим. Функционально RS-232C эквивалентен стандарту МККТТ V.24/V.28 и стыку C2, но они имеют различные названия одних и тех же используемых сигналов.

/>

Рис.1-Стандарт последовательного интерфейса

/>

Рис.2-Полная схема соединения по RS-232C

/>

Рис.3-Соединение по RS-232C нуль-модемным кабелем

3 Электрический интерфейс

Стандарт RS-232C использует несимметричные передатчики и приемники — сигнал передается относительно общего провода — схемой земли симметричные дифференциальные сигналы используются в других интерфейсах — например, RS-422). Интерфейс НЕ ОБЕСПЕЧИВАЕТ ГАЛЬВАНИЧЕСКОЙ РАЗВЯЗКИ устройств. Логической единице соответствует уровень напряжения на входе приемника в диапазоне — 12... — 3 В. Для линий управляющих сигналов это состояние называется ON («включено»), для линий последовательных данных называется MARK. Логическому нулю соответствует напряжение в диапазоне +3... +12 В. Для линий управляющих

сигналов это состояние называется OFF («выключено»), для линий последовательных данных называется SPARE. Между уровнями — 3... +3 В имеется зона нечувствительности, обуславливающая гистерезис приемника: состояние линии будет считаться измененным только после пересечения соответствующего порога. Уровни сигналов на выходах передатчиков должны быть в диапазонах — 12... — 5 В и +5... +12 В для представления единицы и нуля соответственно. Разность потенциалов между схемными землями (SG) соединяемых устройств должна быть менее 2 В, при более высокой разности потенциалов возможно неверное восприятие сигналов.

Интерфейс предполагает наличие ЗАЩИТНОГО ЗАЗЕМЛЕНИЯ для соединяемых устройств, если они оба питаются от сети переменного тока и имеют сетевые фильтры.

Подключение и отключение интерфейсных кабелей устройств с автономным питанием (не питающихся от интерфейса, таких как, например, мышь) должно производиться при отключении питания. В противном случае разность не выровненных потенциалов устройств в момент коммутации (присоединения или отсоединения разъема) может оказаться приложенной к выходным или входным (что опаснее) цепям интерфейса и вывести из строя микросхемы.

Для интерфейса RS-232C специально выпускаются буферные микросхемы приемников (с гистерезисом) и передатчиков двуполярного сигнала. При несоблюдении правил заземления и коммутации включенных устройств они обычно являются первыми (хорошо, если единственными) жертвами «пиротехнических» эффектов. Иногда их устанавливают в «кроватках», что сильно облегчает замену. Часто буферные схемы входят прямо в состав интерфейсных БИС. Это удешевляет изделие, экономит место на плате, но в случае аварии обычно оборачивается крупными финансовыми потерями. Вывести из строя интерфейсные микросхемы замыканием сигнальных цепей маловероятно, поскольку ток короткого замыкания передатчиков обычно ограничен на уровне 20 мА.

Стандарт RS-232C регламентирует типы применяемых разъемов, что обеспечивает высокий уровень совместимости аппаратуры различных производителей.

На аппаратуре DTE (в том числе, и на COM-портах PC) принято устанавливать вилки, (male — «папа») DB25-P или более компактный вариант — DB9-P.

Девятиштырьковые разъемы не имеют контактов для дополнительных сигналов, необходимых для синхронного режима (в большинстве 25-тырьковых разъемов эти контакты не используются).

На аппаратуре DCE (модемах) устанавливают розетки (female — «мама») DB25-S или DB-9S.

Это правило предполагает, что разъемы DCE могут подключаться к разъемам DTE непосредственно (если позволяет геометрия конструктива) или через переходные «прямые» кабели с розеткой и вилкой, у которых контакты соединены «один в один». Переходные кабели могут являться и переходниками с 9 на 25-штырьковые разъемы.

Если аппаратура DTE соединяется без модемов, то разъемы устройств (вилки) соединяются между собой нуль-модемным кабелем (Zero-modem или Z-modem), имеющим на обоих концах розетки, контакты которых соединяются перекрестно.

Если на каком-либо устройстве DTE (принтер, плоттер, дигитайзер) установлена розетка — это почти стопроцентный признак того, что к другому устройству (компьютеру) оно должно подключаться прямым кабелем, аналогичным кабелю подключения модема. Розетка устанавливается обычно на тех устройствах, у которых удаленное подключение через модем не предусмотрено (или бессмысленно, как, например, у дигитайзера).

В табл.1 приведено назначение контактов разъемов COM-портов (и любой другой аппаратуры DTE). Назначение контактов разъема DB25S определено стандартом EIA/TIA-232-E, разъем DB9S определен стандартом EIA/ TIA-574.

У модемов (DCE) название цепей и назначение контактов, естественно, совпадает, но роли сигналов (вход-выход) меняются на противоположные.

Таблица 1 — Разъемы и сигналы интерфейса RS-232C

/>

1* — шлейф 8-битных мультикарт.

2* — шлейф 16-битных мультикарт и портов на системных платах.

3* — вариант шлейфа портов на системных платах.

4* — широкий шлейф к 25-контактному разъему.

Подмножество сигналов RS-232C, относящихся к асинхронному режиму, рассмотрим с точки зрения COM-порта PC, являющегося по терминологии RS-232C терминалом данных (DTE). Следует помнить, что активному состоянию сигнала («включено») и логической единице передаваемых данных соответствует отрицательный потенциал (ниже — 3 В) сигнала интерфейса, а состоянию «выключено» и логическому нулю — положительный (выше +3 В). Назначение сигналов интерфейса приведено в табл.2.

Таблица 2-Назначение сигналов интерфейса

/>

4 Ресурсы COM-портов

Начиная с первых моделей в PC имелся последовательный интерфейс — COM-порт (Communications Port — коммуникационный порт). Этот порт обеспечивает асинхронный обмен по стандарту RS-232C. Компьютер может иметь до четырех последовательных портов COM 1-COM4 (для машин класса AT типично наличие двух портов). COM-порты имеют внешние разъемы-вилки (Male «папа») DB25P или DB9P, выведенные на заднюю панель компьютера (назначение выводов приведено в табл.1)

COM-порты реализуются на микросхемах UART, совместимых с семейством 18250. Они занимают в пространстве ввода/вывода по 8 смежных 8-битных регистров и могут располагаться по стандартным базовым адресам 3F8h (COM1), 2F8h (COM2), 3E8h (COM3), 2E8h (COM4). Для портов COM3 и COM4 возможны альтернативные адреса 3E0h, 338h и 2E0h, 238h соответственно. Для PS/2 стандартными для портов COM3-COM8 являются адреса 3220h, 3228h, 4220h, 4228h, 5220h и 5228h соответственно.

Порты могут вырабатывать аппаратные прерывания IRQ4 (обычно используются для COM1 и COM3) и IRQ3 (для COM2 и COM4). Кроме того, возможно использование линий прерываний IRQ11 (вместо IRQ4) и IRQ10 (вместо IRQ3). Возможность разделяемого использования одной линии запроса несколькими портами (или ее разделения с другими устройствами) зависит от реализации аппаратного подключения и программного обеспечения. При использовании портов, установленных на шину ISA, разделяемые прерывания обычно не работают.

--PAGE_BREAK--

5 Конфигурирование COM-портов

Управление последовательным портом разделяется на два этапа — предварительное конфигурирование (Setup) аппаратных средств порта и текущее (оперативное) переключение режимов работы прикладным или системным ПО. Способ и возможности конфигурирования COM-портов зависят от его исполнения и местоположения. Порт, расположенный на плате расширения (обычно на мультикарте), устанавливаемой в слот ISA или ISA+VLB, обычно конфигурируется джамперами на самой плате. Порт, расположенный на системной плате, обычно конфигурируется через BIOS Setup.

Конфигурированию подлежат следующие параметры:

* Базовый адрес, который может иметь значение 3F8h, 2F8h, 3E8h (3E0h, 338h), 2E8h (2E0h, 238h). При инициализации BIOS проверяет наличие портов по адресам именно в этом порядке и, соответственно, присваивает обнаруженным портам логические имена COM1, COM2, COM3 и COM4.

* Используемая линия запроса прерывания: для COM1 и COM3 обычно используется IRQ4 или IRQ11, для COM2 и COM4 — IRQ3 или IRQ10. В принципе номер прерывания можно назначать в произвольных сочетаниях с базовым адресом (номером порта), но некоторые программы и драйверы (например, драйверы последовательной мыши) настроены только на стандартные сочетания. Каждому порту, нуждающемуся в аппаратном прерывании, обычно назначают отдельную линию, не совпадающую с линиями запроса прерываний других портов или устройств. Разделяемое использование линий прерывания адаптеров шин ISA проблематично. Прерывания необходимы для портов, к которым подключаются устройства ввода (мышь, дигитайзер), UPS и модемы. При подключении принтера или плоттера прерываниями пользуются только многозадачные ОС (и то не всегда), и этот дефицитный ресурс PC можно экономить. Также прерываниями обычно не пользуются и при связи двух компьютеров нуль-модемным кабелем.

* Использование канала DMA (для UART 16450 или 16550, расположенных на системной плате) — разрешение использования и номер канала DMA. Режим DMA при работе с COM-портами используют редко, поэтому в большинстве случаев каналы DMA порту не назначают.

Режим работы порта по умолчанию (2400 бит/с, 7 бит данных, 1 стоп-бит и контроль четности), заданный при инициализации порта во время BIOS POST, может изменяться в любой момент при настройке коммуникационных программ или командой DOS MODE COMx: с указанием параметров.

6 Использование COM-портов

Вопреки названию, COM-порты чаще всего используют для подключения манипуляторов (мышь, трекбол). В этом случае порт используется в режиме последовательного ввода, обеспечивая питание устройства от интерфейса. Мышь может подключаться к любому исправному порту, для согласования разъемов порта и мыши возможно применение переходника DB9S-DB25P или, наоборот, DB25S-DB9P. Для работы с мышью обязательно требуется использование линии прерывания, причем для порта COM1 — IRQ4, а для COM2 — IRQ3.

Следующим по популярности идет подключение внешних модемов для связи с удаленными компьютерами или выхода в глобальные сети. Модемы должны подключаться полным (9-проводным) кабелем DTE-DCE. Этот же кабель может использоваться и для согласования разъемов (по количеству контактов), возможно и применение переходников 9-25, предназначенных для мышей. Для работы коммуникационного ПО обычно требуется использование прерываний, но здесь, как правило, больше свободы выбора сочетаний номера (адреса) порта и номера линии прерывания. Если предполагается работа на скоростях 9600 бит/с и выше, то COM-порт должен быть реализован на микросхеме UART 16550A или совместимой с ней. Возможности работы с использованием FIFO-буферов и обмена по каналам DMA зависят от коммуникационного ПО.

Для связи двух компьютеров, удаленных друг от друга на небольшое расстояние, используют и непосредственное соединение их COM-портов нуль-модемным кабелем. Использование программ типа Norton Commander или Interink MS-DOS позволяет обмениваться файлами со скоростью передачи до 115,2 Кбит/с без использования аппаратных прерываний. Это же соединение может использоваться и сетевым пакетом Lantastic, предоставляющим более развитый сервис.

Подключение принтеров и плоттеров к COM-порту требует применения кабеля, соответствующего выбранному протоколу управления потоком: программному XON/XOFF или аппаратному RTS/CTS. Аппаратный протокол предпочтительнее, поскольку он не требует программной поддержки со стороны PC. Прерывания при выводе средствами DOS (командами COPY или PRINT) не используются.

COM-порт иногда используется и для подключения электронных ключей (Security Devices), предназначенных для защиты от нелегального использования программных продуктов. Эти устройства могут быть как «прозрачными», позволяя воспользоваться тем же портом и для подключения периферии, так и полностью занимающими порт.

COM-порт при наличии соответствующей программной поддержки позволяет превратить PC в терминал, эмулируя систему команд распространенных специализированных терминалов (VT-52, VT-100 и других). В принципе простейший терминал получается, если замкнуть друг на друга функции BIOS обслуживания COM-порта (Int 14h), функцию телетайпного вывода видеосервиса (Int 10h) и клавиатурный ввод (Int 16h). Однако такой терминал будет работать лишь на малых скоростях обмена (если, конечно, его делать не на Pentium), поскольку функции BIOS хоть и универсальны, но работают не самым быстрым образом.

Этим списком, конечно же, возможности использования COM-порта не исчерпываются. Интерфейс RS-232C широко распространен в различных периферийных устройствах и терминалах. Все они, при наличии должной программной поддержки, могут подключаться к PC. Кроме использования по прямому назначению, COM-порт может использоваться и

как двунаправленный интерфейс, у которого имеется 3 программно-управляемых выходных линии и 4 программно-читаемых входных линии с двуполярными сигналами. Возможность их использования ограничивается только фантазией разработчика. Существует, например, схема однобитного широтно-импульсного преобразователя, позволяющего записывать звуковой сигнал на диск РС, используя входную линию СОМ-порта. Воспроизведение этой записи через обычный динамик обеспечивает разборчивость речи. Конечно, в настоящее время, когда звуковая карта стала почти обязательным устройством РС, это уже не впечатляет, но в свое время такое решение было довольно интересным.

Лабораторная работа 14,15

Исследование конструкции и принципа работы ПЭВМ

цель работы: изучить устройство ПЭВМ и порядок ее сборки.

1. Литература:

1. Скотт Мюллер «Модернизация и ремонт персональных компьютеров» Бином. Москва 2000.
2. И. М, Русак, В. П. Луговсий «Технические средства ПЭВМ» Минск. Высшая школа 1996.

2. Подготовка к работе.

1. Повторить состав ПЭВМ и системного блока. Назначение составляющих устройств.
2. Ответить на вопросы по допуску к работе:

3.3.1. Назначение монитора.

3.3.2. Назначение клавиатуры.

3.3.3. Какие составляющие узлы входят в состав ПЭВМ?

3.3.4. Назначение адаптеров.

3.3.5. Какие виды накопителей используется в ПЭВМ? Их назначение.

3.3.6. Что такое порт? Какие виды портов бывают?

3.3.7. Что такое основные периферийные устройства? Привести примеры.

3.3.8. Перечислить основные составляющие системной платы.

3.3.9. Назначение процессора.

3.3.10. Назначение оперативной памяти. Виды оперативной памяти и их назначение.

3. Основное оборудование:

1. ПЭВМ и ее составляющие.

4. Задание:

1. Изучить приложение к данной работе.
2. Собрать системный блок ПЭВМ.
3. Дать характеристику системе собранной ПЭВМ.
4. Ответит на вопросы по допуску к работе и на контрольные вопросы.

5. Содержание отчета:

1. Схема системной платы.
2. Характеристики модулей памяти.
3. Ответы на вопросы по допуску к работе.
4. Ответы на контрольные вопросы.

6. Контрольные вопросы:

1. Для чего нужны слоты расширения?
2. Назначение контроллера шины.
3. В чем отличие шин PCI и ISA?
4. Что значит физическая и логическая организация памяти?
5. Что такое модуль памяти? Какие модули памяти бывают?
6. Что такое банк памяти?
7. Сколько SIMM и DIMM модулей необходимо для организации одного банка памяти для системы Pentium III.
8. Почему разрядность банка памяти не всегда совпадает с разрядностью шины процессора?
9. Определить достоверность 9-разрядного байта по нечетности: 100110100; 001110011.
10. Что значит логическая организация памяти?
11. Из какой области памяти запускается программа POST?
12. Из какой области памяти выводится изображение на дисплей?
13. Что такое дополнительная память?
14. С какой областью памяти будет работать пользователь при создании какого-либо файла?
15. В чем отличие памяти DRAM, SRAM и RDRAM?
16. Почему память SRAM не используется в компьютере как ОЗУ?
17. Пояснить порядок сборки системного блока. Какие правила при этом нужно соблюдать, что бы не повредить тот или иной узел?

8. ПРИЛОЖЕНИЕ

1. Состав ПЭВМ.

Любая ПЭВМ состоит из трех основных частей: клавиатура, монитор (дисплей), системный блок.

Клавиатура предназначена для ручного ввода информации в ПЭВМ.

Монитор предназначен для визуального наблюдения за информацией в ПЭВМ.

Системный блок – это основная составляющая ПЭВМ которая служит для приема, хранения, обработки и выдачи информации.

По большому счету, ЭВМ является сам системный блок. Все остальное, что подключается к системному блоку, относится к периферийным устройствам. Другое дело, что без монитора и клавиатуры пользователь полноценно работать с ПЭВМ не сможет, поэтому эти периферийные устройства относятся к основным, а все остальные, которые подключаются к системному блоку называются дополнительными.

В состав системного блока входят следующие устройства:

1. Системная плата, которая выполняет все основные функции ПЭВМ. На ней расположены все основные узлы ЭВМ.
2. Адаптеры – это платы, которые вставляются в специальные разъемы (слоты расширения) системной платы и служат для подключения периферийных устройств к системному блоку. Кроме этого адаптеры управляют работой соответствующих периферийных устройств.

3. Накопители на жестких, гибких и оптических дисках. Эти устройства относятся к внешним запоминающим устройствам (ВЗУ). Они служат для записи и считывания больших объемов информации на внешний носитель (дискета, жесткий диск, оптический диск).
4. Блок питания предназначен для преобразования напряжения 220В в напряжение необходимое для питания микросхем и других узлов системного блока.
5. Вентилятор (cooler) – предназначен для поддержания температурной стабилизации работы всех узлов системной платы.

2. Состав системной платы.

Системная плата – ядро системы. Это действительно главная деталь РС – все остальное соединено с ней, и именно она управляет всеми устройствами в системе. Системные платы бывают различного типа и формфакторов, но все они содержат следующие основные узлы (рисунок 1):

1. Микропроцессор (CPU) – это самая важная микросхема в системе, поскольку именно данная электронная схема выполняет команды программного обеспечения, а также управляет работой всех устройств ПЭВМ.
2. Сопроцессор – эта микросхема ставится в помощь центральному процессору, что бы увеличить быстродействие всей системы. Сопроцессор предназначен для выполнения сложных математических действий над числами с плавающей запятой, а также работает с трех мерным изображением.
3. Постоянное запоминающее устройство (ПЗУ) – это энергонезависимая память, в которой хранится постоянная информация. В ПЗУ хранится:
 - некоторые программы необходимые для работы компьютера;
 - программы загрузки операционной системы и пересылки ее в ОЗУ;
 - самотестирование персонального компьютера в том числе и памяти (POSTпрограмма);
 - BIOS– обрабатывает сигналы, которые поступают с клавиатуры и других вводно-выводных устройств.
4. Оперативное запоминающее устройство (ОЗУ) – это энергозависимая память, которая хранит промежуточную информацию. Например:
 - в ОЗУ загружается операционная система с жесткого диска при включении компьютера;
 - размещение программы прикладных задач;
 - размещение программ управления работой внешними устройствами (драйверы);
 - хранится информация промежуточных вычислений.
5. Таймер вырабатывает тактовые импульсы различных частот, обеспечивающие согласованную работы всех устройств ПЭВМ.
6. Блок прямого доступа к памяти (DMA). Обычно внешние устройства взаимодействуют с ОЗУ через микропроцессор. Такая работа значительно замедляет работу всей системы. Для того, что бы ускорить работу системы, большие массивы информации поступают в ОЗУ минуя микропроцессор с помощью блока прямого доступа к памяти.
7. Контроллер прерываний. ВЗУ сигнализирует ПК о своих «потребностях» с помощью специальных сигналов, которые называются сигналами прерывания. Эти

сигналы передаются по линии прерываний к контроллеру прерываний. Контроллер прерываний прекращает текущую задачу и выполняет запрошенную. Все линии прерываний имеют разные приоритеты. Самый высший приоритет, вызванный неисправностью какого-либо блока компьютера, второй приоритет от клавиатуры, третий может иметь модем или мышь.

8. Контроллер шины следит за состоянием шины, обрабатывает запросы на передачу данных через шин. Кроме этого согласует работу разнотипных шин.
9. Буфер данных и адресов – это служебная микросхема, используется при пересылки и адресации данных внутри компьютера.
10. Контроллер клавиатуры воспринимает сигналы нажатия клавиши, преобразует их в кодовую комбинацию и передает в микропроцессор через системную шину. Следит за состоянием клавиатуры.
11. Системная шина служит для обмена информацией между микросхемами системной платы, а также обмен информацией с внешними устройствами, через платы адаптеров связи. Системная шина – это набор проводников, которые по назначению делятся на три группы:
 - шина команд – для передачи команд между устройствами компьютера (чтение, запись);
 - шина адресов – для передачи адреса источника и получателя информации;
 - шина данных (информационная) – для передачи информации между устройствами компьютера в параллельном коде.

Рассмотрим состав системной платы на примере платы для процессора 80486. Структура этой платы показана на рисунке 2.

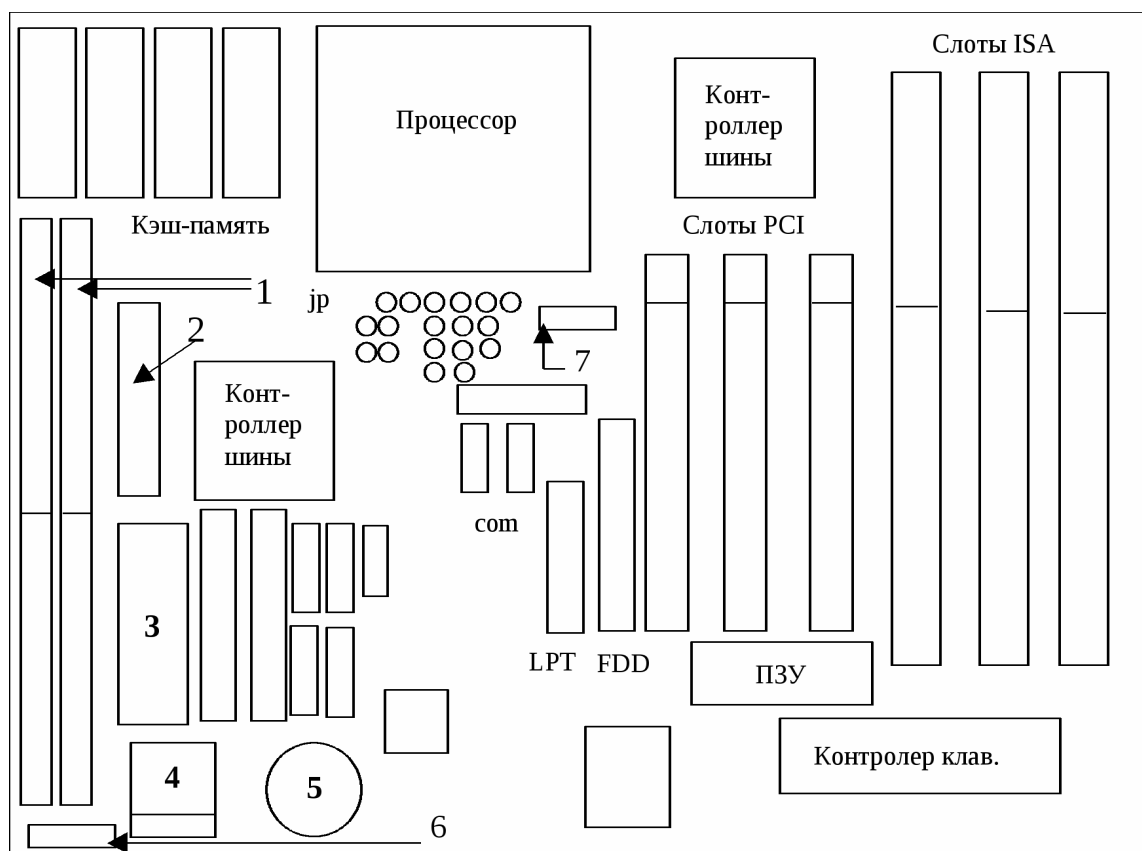


Рисунок 2

На схеме показано расположение основных узлов системной платы. Цифрой 1 обозначено расположение ОЗУ. Для этого на плате устанавливаются специальные разъемы для установки модулей памяти. На данной плате устанавливаются SIMM-модули, имеющие 72 контакта и являющиеся 36 или 32 разрядными. Каждый модуль памяти может составлять один банк памяти. Банк памяти – это минимальный объем памяти, с которым может работать микропроцессор.

Цифрой 2 обозначена микросхема, которая играет роль буфера при записи или считывания данных из памяти.

Цифрой 3 обозначен разъем для подключения к системной плате питания от блока питания.

Цифрой 4 обозначен разъем для подключения клавиатуры к системной плате. На данной системной плате используется 5-контактный DIN-разъем.

Цифрой 5 обозначена батарейка, которая обеспечивает бесперебойное питание некоторых узлов системной платы.

Цифрой 6 обозначен порт для подключения мыши.

Цифрой 7 обозначен тактовый генератор.

Кроме этого на плате существуют переключатели для установки параметров работы отдельных ее узлов. Эти переключатели называются джамперами. Джамперы показанные на схеме (jр) позволяют установить параметры работы процессора.

На плате вшиты контроллеры шины. Один контроллер шины служит для согласования работы шин ISA и шины PCI. Второй контроллер обеспечивает согласованную работу шины процессора и шины памяти.

На этой плате предусмотрен порт для подключения дисководов (FDD), а также два последовательных порта (COM) и один параллельный порт (LPT).

Для ускорения работы системы на плате предусмотрено четыре микросхемы кэш-памяти второго уровня. Кэш-память первого уровня находится в самой микросхеме микропроцессора. Кэш-память является сверхоперативной памятью, данные в которую записываются или считываются с достаточно большой скоростью, т. е. она непосредственно подключена к шине процессора и работает на его частоте. Каждая микросхема маркируется 128x8. Это значит, что каждая микросхема имеет объем 128 Кбайт и является 8-разрядной.

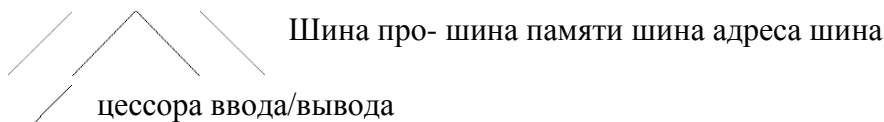
Для подключения адаптеров на плате предусмотрены слоты расширения шин ISA и PCI. Слоты шины ISA служат для подключения низкоскоростных адаптеров. Например: некоторые стандарты видео адаптеров, сетевые карты со скоростью передачи 10 Мбит/с. Шина PCI является локальной шиной, т. е. шиной, которая работает на частоте процессора или близкой к ней. К этим слотам подключаются адаптеры высокоскоростных периферийных устройств.

3. Разновидность шины ввода вывода.

Шина – это общий канал связи, используемый в компьютере для передачи сигналов между двумя и более компонентами компьютера.

Классификация шин.

шины



низкоскоростные локальные универсальные

системные шины шины шины

ISA VESA USB

MCA PCI

EISA PCMCIA

AGP

Ш

МП

КП

L2

Шина процессора – это одна из самых скоростных шин в компьютере. Она служит для передачи данных между процессором, кэш – памятью и шиной ввода/вывода.

ШПр ШПр

шина в/в шина в/в

Шина ввода/вывода обладает следующими характеристиками:

1. Разрядность – это количество бит одновременно передаваемых по шине. Максимальная разрядность шины процессора составляет –64.
2. Тактовая частота шины процессора равна тактовой частоте процессора. Например, частота микропроцессора Pentium 111 600МГц, следовательно шина процессора должна работать с такой же частотой (600МГц).
3. Пропускная способность – это количество бит передаваемых за единицу времени (как правило в секунду). Эта характеристика определяется по формуле:

$$ПС=(F_t * РШ)/КТ,$$

где РШ – разрядность шины;

КТ – количество тактов, необходимое для передачи данных.

Например, МП Pentium с $f_T=100\text{МГц}$. В шине процессора данные передаются за один такт. Тогда:

$$ПС=(100*64)/1=6400\text{Мбит/с}=800\text{Мбайт/с}.$$

Шина адреса – это часть шины процессора, поэтому на схемах, как правило не показывается. Таким образом, у процессора Pentium шина состоит из 64 линий данных, 32 линий адреса и нескольких линий управления и питания

Эта шина имеет следующие характеристики:

1. Разрядность шины, которая имеет максимальную разрядность 36.
2. Объем адресуемой памяти определяется из следующей формулы:

$$V_{АП}=n^m,$$

где n- основание используемого кода (в компьютере $n=2$),

m -разрядность шины адреса.

Например, определить объем адресуемой памяти МП 80486DX. Разрядность шины адреса 32, тогда

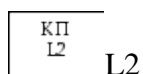
$$V_{АП}=2^{32}=4\text{Гб}.$$

Шина памяти- служит для передачи информации между МП, ОЗУ и шиной ввода/вывода.

МП

КП

L2



КШ

ОП



Ш в/в Ш в/в

ШП

Шина процессора и памяти работают по разному, т.к. у них разная разрядность (шина памяти имеет меньше разрядов), и скорость работы памяти значительно ниже, чем у

процессора. Чтобы согласовать работу этих шин и шин ввода/вывода, ставится контроллер шины.

Шина ввода/вывода предназначена для обмена информацией МП с периферийными устройствами. Существует несколько стандартов шин ввода/вывода, которые усовершенствовались с развитием компьютера.

Стандарты низкоскоростных шин ввода/вывода.

К низкоскоростным стандартам шин ввода/вывода относятся: ISA (Industry Standard Architecture) – был первым который появился с МП 8088. Все низкоскоростные стандарты имеют параметры, аналогичные параметрам процессора, для которого они были созданы.

Характеристики шины ISA для МП 8086:

1. Линий данных – 8;
2. Линий адреса – 20;
3. Тактовая частота – 8МГц;
4. Данные передаются от 2 до 8 тактов:

5. Объем адресуемой памяти:

$$V_{АП} = 2^{20} * 8 / 2^{23} \text{ бит} = 2^{20} \text{ байт} = 2^{10} \text{ Кбайт} = 2^0 \text{ Мбайт} = 1 \text{ Мбайт}.$$

1. Пропускная способность:

- Максимальная:

$$ПС_{МАХ} = 8 * 8 / 2 = 32 \text{ Мбит/с};$$

- Минимальная:

$$ПС_{МИН} = 8 * 8 / 8 = 8 \text{ Мбит/с} = 1 \text{ Мбайт/с}.$$

Получение пропускной способности является расчетными. Реальная величина примерно на 25% ниже.



C

A1 A31

B1 B31

Стандарт шины можно определить по слоту расширения. 8 –ми разрядная шина ISA имеет односекционный слот с 62-я контактами: 8 из которых – это линии данных, 20 – это линии адреса, а остальные отводятся на питание, управление, приоритетность и т.д.

С появлением МП 80286, который был 16 –разрядным, появилась необходимость в разработке 16 – разрядной шины ввода/вывода. Чтобы не менять стандартные адаптеры, созданные для 8 – разрядной шины ISA решили добавить к слоту расширения еще одну секцию, которая позволяла бы выполнять 16 – разрядные операции. Таким образом, появилась 16 – разрядная шина ISA , которая могла работать с 16 – разрядным МП 80286.

Характеристики шины:

1. Линий данных –16;
2. Линий адреса –24;
3. Тактовая частота –8МГц;
4. Данные передаются от 2 до 8 тактов;
5. Объем адресуемой памяти:

$$V_{АП}=2^{24}*16=2^{28}\text{бит}=2^{25}\text{байт}=32\text{Мбайт};$$

6. Пропускная способность:

- Максимальная:

$$ПС_{МАХ}=16*8/2=64\text{Мбит/с}=8\text{Мбайт/с};$$

- Минимальная:

$$ПС_{МИН}=16*8/8=16\text{Мбит/с}=2\text{Мбайт/с}.$$

Слот расширения этой шины выглядит следующим образом:

A1 A31

B1 B31

C1 C18

D1 D18

E1 E18

Восьмиразрядную плату адаптера можно вставить в 16 –ти разрядный слот расширения и соответственно в 8-разрядный слот расширения 16 –ти разрядную плату поставить нельзя.

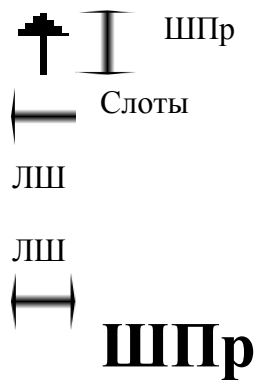
Шина ISA, благодаря своим хорошим характеристикам до сих пор используется в современных компьютерах.

Локальные шины ввода\вывода.

Шины ISA, MCA, EISA имеют один общий недостаток – низкое быстродействие. При появлении микропроцессора 80486 эти шины стали узким местом в работе системы. Преимущество в высокой скорости работы процессора сводилось на нет за счет низкой скорости передачи по шинам ввода\вывода. Увеличивать скорость передачи по этим шинам за счет увеличения разрядности стало не целесообразно, поэтому решили быстродействующие адаптеры подключать непосредственно к шине процессора. Таким образом появилась первая локальная шина VLB (VESA Local Bus) или просто VESA. Тогда схема использования шин будет выглядеть следующим образом:

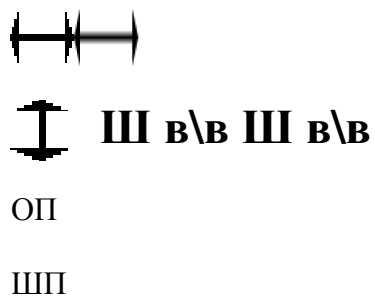
МП

КП(L2)



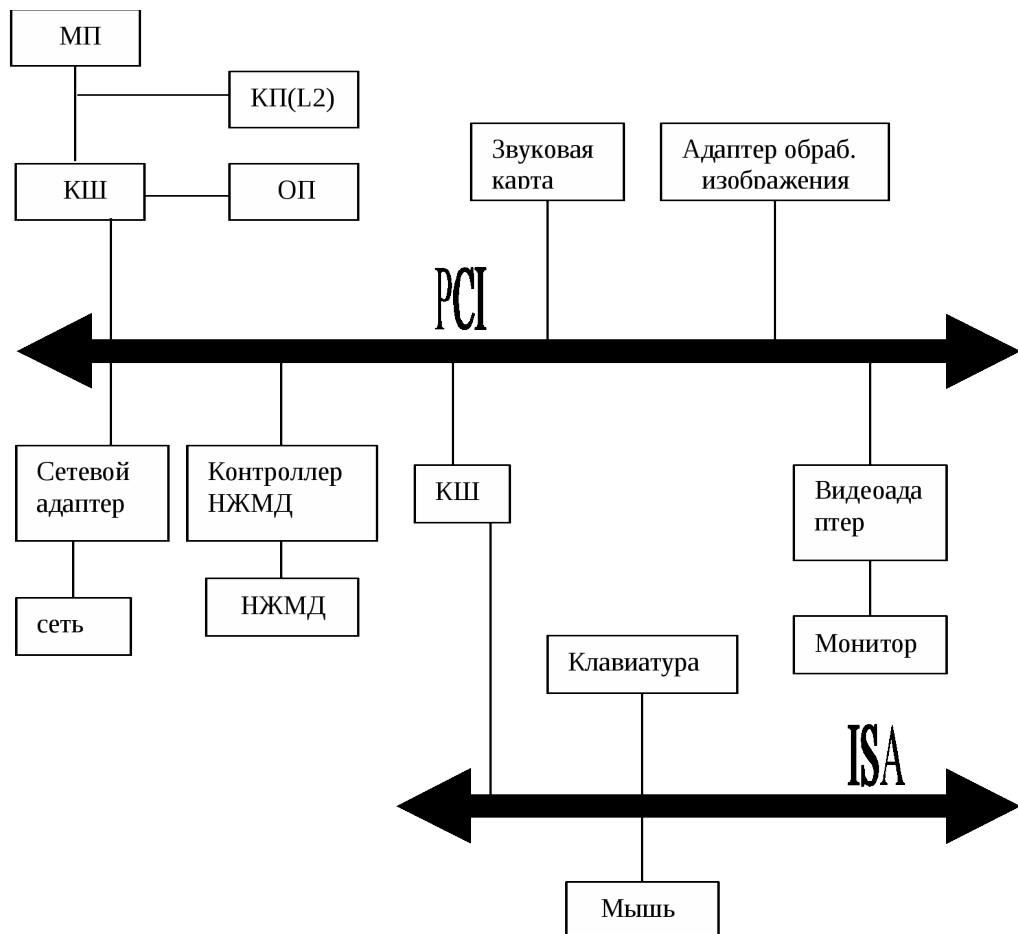
Слоты низкоскор. Шин ввода\вывода
КШ

Слоты низкоскор. Шин ввода\вывода



Недостатком данной схемы является то, что шину процессора можно нагрузить максимум двумя периферийными устройствами, иначе быстродействие шины значительно уменьшается и полученное преимущество потеряется.

Избавиться от этого недостатка позволило создание двухуровневой конфигурации шин в компьютере. Для этого была разработана новая локальная шина PCI. Эта шина устанавливается между процессором и низкоскоростной шиной ввода\вывода.



Шина PCI полностью не исключает шину ISA. Через шину ISA продолжают работать периферийные устройства, скорость работы которых зависит от пользователя (клавиатура, мышь и т.). К шине ISA также целесообразно подключить низкоскоростной сетевой адаптер (до 10Мбит/с). Высокоскоростные адаптеры лучше подключать к шине PCI.

Характеристики шины:

1. Линий данных 32 (64), зависит от разрядности шины процессора.
2. Линий адреса 32(64).
3. Тактовая частота 33МГц
4. Данные передаются за 1-2 такта
5. Пропускная способность:

$$ПС=33*32=1056\text{Мбит/с}=132\text{Мбайт/с}$$

$$ПС=33*64=2112\text{Мбит/с}=264\text{Мбайт/с}$$

6. Объем адресуемой памяти:

$$V_{АП}=2^{32}*32=2^{37}\text{бит}=2^{35}\text{байт}=32\text{Гбайта}$$

$$V_{АП}=2^{64}*64=2^{70}\text{бит}=2^{67}\text{байт}=2^{27}\text{Гбайт}$$

7. Напряжение питания:

- Для стационарных ПЭВМ – 5В
- Для персональных ПЭВМ – 3.3В
- Универсальные шины рассчитанные на напряжение питания – 5В, 3.3В.

Высокая пропускная способность достигается еще тем, что шина PCI может работать параллельно с шиной процессора. Например если процессор работает с данными из КЭШ –памяти второго уровня, то одновременно по шине PCI может передаваться информация между различными устройствами.

Другим важным свойством шины PCI является поддержка модификации Plug & Play, поэтому плата PCI поэтому платы PCI не имеют переключек установки параметров.

Шина PCI имеет специализированные слоты расширения, которые значительно отличаются от слотов шины ISA. Для каждой разновидности шины PCI (64 или 32 разрядная, с различными напряжениями питания) разработаны свои слоты. На рисунке показан слот 32 разрядной шины с напряжением

питания 5В.

A1 A49

B1 B49

A52 A62

B52 B62

64 – разрядная шина с напряжением питания 5В.

A1 A49

B1 B49

A52 A62

B52 B62

A63 A94

B63 B94

Ускоренный графический порт (AGP).

AGP (Accelerated Graphics Port) – это высокоскоростное соединение разработанное для видеоадаптера AGP – похож на шину PCI, но содержит ряд добавлений и расширений, а также физически не зависит от шины PCI.

Характеристики:

1. Разрядность – 32
2. Базовая тактовая частота – 66МГц
3. Режимы работы и тактовая частота:

- 1х – 66МГц
- 2х – 133МГц
- 4х – 266МГц

4. Пропускная способность при данных режимах работы:

- 1х – 266Мбайт/с
- 2х – 533Мбайт/с
- 4х – 1066Мбайт/с

5. Данные передаются за 1 такт

6. Напряжение питания: 3.3В или 1.5В. В системе для одного видеоадаптера предусмотрен один слот AGP. Использование шины AGP позволяет разгрузить шину PCI для выполнения других функций. Кроме того шина AGP позволяет получить быстрый доступ к оперативной памяти, поэтому видеоадаптер AGP может использовать ОЗУ, что уменьшает потребность в видеопамяти, что очень важно при работе с трехмерным изображением, которая занимает большой объем памяти.

3. Оперативная память

Оперативная память — это рабочая область для процессора компьютера. В ней во время работы хранятся программы и данные. Оперативная память часто рассматривается как временное хранилище, потому что данные и программы в ней сохраняются только при включенном компьютере или до нажатия кнопки сброса (reset). Перед выключением или нажатием кнопки сброса все данные, подвергнутые изменениям во время работы, необходимо сохранить на запоминающем устройстве, которое может хранить информацию постоянно (обычно это жесткий диск). При новом включении питания сохраненная информация вновь может быть загружена в память.

Устройства оперативной памяти иногда называют *запоминающими устройствами с произвольным доступом*. Это означает, что обращение к данным, хранящимся в оперативной памяти, не зависит от порядка их расположения в памяти. Когда говорят о памяти компьютера, обычно подразумевают оперативную память, прежде всего микросхемы памяти или модули, в которых хранятся активные программы и данные, используемые процессором. Однако иногда термин *память* относится также к внешним запоминающим устройствам, таким как диски и накопители на магнитной ленте.

Термин *оперативная память* часто обозначает не только микросхемы, которые составляют устройства памяти в системе, но включает и такие понятия, как логическое отображение и размещение. Логическое отображение — это способ представления адресов памяти на фактически установленных микросхемах. Размещение — это расположение информации (данных и команд) определенного типа по конкретным адресам памяти системы.

Физически оперативная память в системе представляет собой набор микросхем или модулей содержащих микросхемы, которые обычно подключаются к системной плате. Эти микросхемы или модули могут иметь различные характеристики и, чтобы функционировать правильно, должны быть совместимы с системой, в которую они устанавливаются.

3.1. Память типа ROM

В памяти типа ROM (Read Only Memory), или ПЗУ (постоянное запоминающее устройство), данные можно только хранить, изменять их нельзя. Именно поэтому такая память используется только для чтения данных. ROM также часто называется энергонезависимой памятью, потому что любые данные, записанные в ROM, сохраняются при выключении питания. Поэтому в ROM помещаются команды запуска персонального компьютера, т.е. программного обеспечения, которое загружает систему.